



# Rechnerarchitektur 1, Foliensatz 1

## Einführung, Rechnermodelle, Verarbeitungsbausteine

G. Kemnitz

Institut für Informatik, Technische Universität Clausthal  
31. Januar 2014



## Gliederung der Lehrveranstaltung

Inhalt laut Modulhandbuch:

- 1 Grundaufbau mikrorechnerbasierter Systeme
- 2 Detaillierter Aufbau von Mikroprozessoren
- 3 Speichertechnologien in Rechnern
- 4 Aufbau von Instruktionen und Phasen-Pipelining
- 5 Interrupt Request
- 6 Aufgaben von Peripherie am Bsp. paralleler Schnittstellen

Übungen

- 1 Logische und arithmetische Befehle
- 2 Adressierungsarten
- 3 Kontrollstrukturen (Fallunterscheidungen, Schleifen)
- 4 Unterprogrammaufrufe und Parameterübergabe
- 5 Interrupt
- 6 Peripherie: USART, Timer



## Inhalt des Foliensatzes

### Einführung

### Rechnermodelle

- 2.1 Von-Neumann-Architektur
- 2.2 RT-Modell Verarbeitung
- 2.3 RT-Modell Speicherzugriff
- 2.4 RT-Modell Kontrollfluss
- 2.5 Befehlssatz, 1. Beispielprogr.
- 2.6 Aufgaben

### Verarbeitungsbausteine

- 3.1 Gatterschaltungen
- 3.2 Bitverarbeitung
- 3.3 Addierer, Subtrahierer
- 3.4 Statusregister
- 3.5 Multiplikation, Division
- 3.6 Kommazahlen
- 3.7 Aufgaben



# Einführung



## Rechnerarchitektur als Teilgebiet der Informatik

### Fakt 1

Informatik ist die Wissenschaft von der Automatisierung intellektueller Aufgaben.

Software	Schnittstelle SW $\Leftrightarrow$ HW	Hardware
Formulierung der Aufgaben in einer von einer Maschine abarbeitbaren Form <ul style="list-style-type: none"> <li>• Algorithmen</li> <li>• Datenstrukturen</li> <li>• ...</li> </ul>	• Programmiersprachen • Betriebssysteme • Programmierwerkzeuge • ...	Konstruktion von Maschinen zur Abarbeitung intellektueller Aufgaben <ul style="list-style-type: none"> <li>• <b>Rechnerarchitektur</b></li> <li>• Schaltungstechnik</li> <li>• ...</li> </ul>

→ in starkem Zusammenhang mit



## Informatik ist eine junge Wissenschaft<sup>1</sup>

### Erfindungen, Standards

Register	Transistor RAM	Interrupt Maus Festplatte IC	Mikroprozessor Spielkonsole RISC Laptop	VGA Soundkarte	USB Gigabit-Ethernet DSL-Übertragung DNA-Computer	USB3		
----------	-------------------	---------------------------------------	--	-------------------	--	------	--	--

### Hardware

Zuse Z1		IBM360	PC	Macintosh	iMac	Apple iPad		
Zuse Z3 (erster Universalrechner)		4004		80286 80486	1GHz-Pentium			

### Programmiersprachen

	Plankalkül	LISP FORTRAN	BASIC	C Pascal	C++ Ada	Python Java	C#		
--	------------	-----------------	-------	-------------	------------	----------------	----	--	--

### Betriebssysteme

			OS360 Unix	Apple DOS3.1 MSDOS	Minix OS/2 Win3.1	Linux Win95	Ubuntu Win2000 WinXP	Win7 Win8		
1940	1950	1960	1970	1980	1990	2000	2010	Jahr		

<sup>1</sup>Es gibt auch Quellen, die den Beginn der Informatik auf die Erfindung des Abakus um 1100 v. Chr. im indo-chinesischen Kulturraum vordatieren.



# Rechnermodelle



### Der Begriff »Modell« in der Informatik

- Selbst die einfachsten Sachverhalte in der Informatik wie die Abarbeitung eines Befehls werden sehr schnell kompliziert, wenn alle Details berücksichtigt werden.

#### Definition 2

##### Modell

Ein Modell ist ein Mittel, um einen Zusammenhang zu veranschaulichen. Es stellt die wesentlichen Sachverhalte dar und verbirgt unwesentliche Details.

- Von-Neumann-Modell: Veranschaulicht die Zusammenarbeit zwischen Speicher und Prozessor.
- RT (Register-Transfer-) Modell: Abbildung von Registerzuständen und Eingaben auf Ausgaben und Registerzustände im Folgeschritt über Verarbeitungsfunktionen.



## 2. Rechnermodelle

- Programmiermodell: Register-Transfer-Modell reduziert auf die für den Programmier sichtbaren Register und Abarbeitungsschritte (keine Beschreibung der unsichtbaren Register und Zwischenschritte, für den 8-Bit-Beispiel-prozessor der Vorlesung ca. 500 Seiten Dokumentation).
- Assemblerprogrammiermodell: Abstraktion der Register-Transfer-Operationen auf symbolische Befehle wie  

```
add r1, r2
```
- C-Programmiermodell: Architekturunabhängige Beschreibung der Zielfunktion, aus der ein Compiler Programme generiert, die fast so effizient wie handgeschrieben sind.
- Rechner als digitale Schaltung: Tausende bis millionen von Bausteinen. Zu groß für eine ganzheitliche Betrachtung.
- ...

Die Vorlesung wird sich durch all diese Modellebenen schlängeln, mal den einen und mal den anderen Aspekt hervorheben und immer viele Details als unwesentlich vernachlässigen.



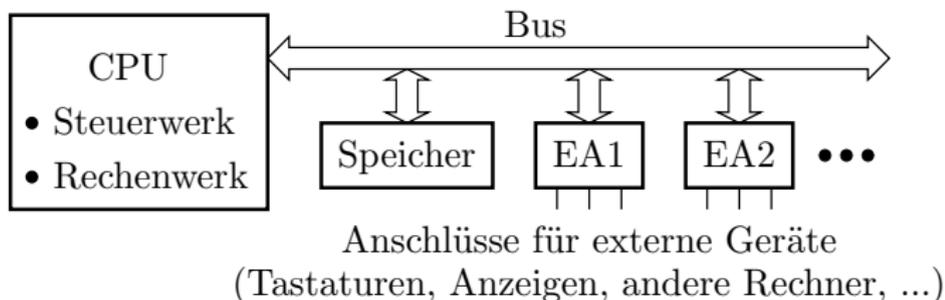
# Von-Neumann-Architektur



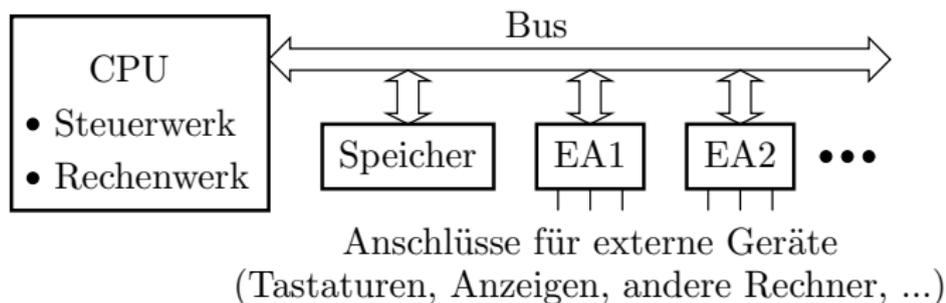
## Von-Neumann-Architektur

John von Neumann<sup>2</sup> wird die erste Veröffentlichung des Konzept einer universell programmierbaren Maschine zugeschrieben. Eine solche Maschine besteht aus den Grundbausteinen:

- Zentraleinheit (Central Processing Unit, CPU)
- Speicher für die Befehle und Daten
- EA- (Ein-/Ausgabe-) Einheiten.



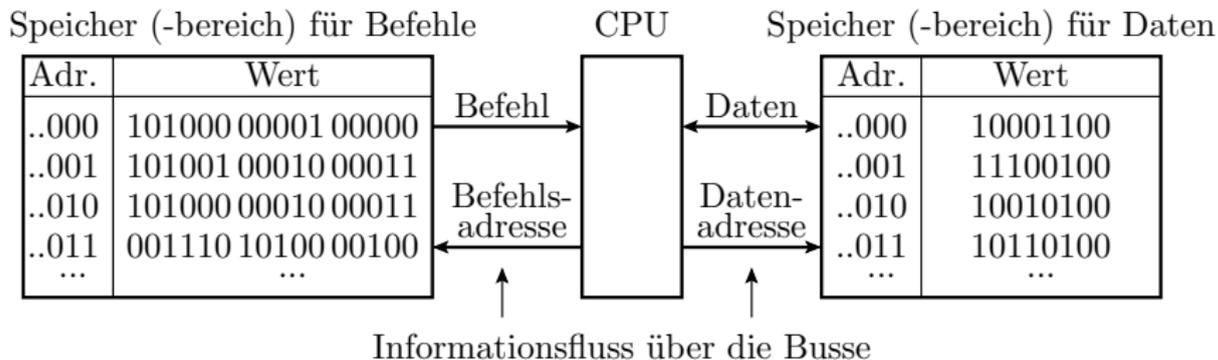
<sup>2</sup>John von Neumann: First Draft of a Report on the EDVAC. (PDF, engl.; 421 kB) 1945



- Die CPU holt nacheinander je einen Befehl aus dem Speicher, holt die Daten dazu, führt den Befehl aus, schreibt das Ergebnis in den Speicher.
- Der Speicher ist eine Tabelle adressierbarer Plätze mit fester Bitanzahl je Speicherplatz.
- Ein-/Ausgabeeinheiten sind aus Rechnersicht schreib- und / oder lesbare Speicherplätze, auf deren Werte außer der CPU auch externe Einheiten zugreifen können.
- Die Funktionseinheiten sind über Busse verbunden, die sich in Steuer-, Adress-, Befehls- und Datenbusse unterteilen.



## Abarbeitung einer Befehlsfolge



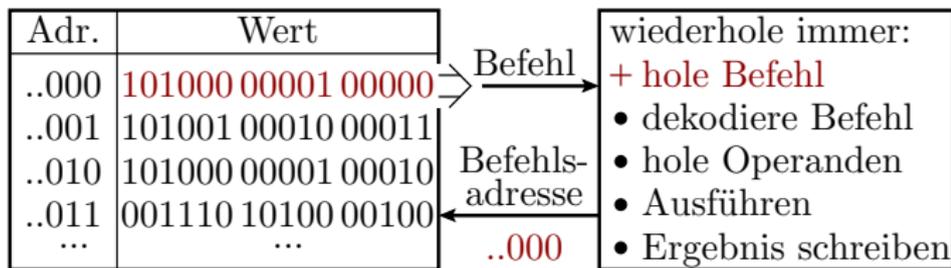
Der Prozessor wiederholt fortlaufend:

- Befehl aus dem Befehlsspeicher holen.
- Befehl dekodieren.
- Operanden aus dem Datenspeicher holen.
- Die Operation ausführen.
- Das Ergebnis schreiben.



## Abarbeitung des ersten Befehls

- Befehlsadresse »..000« senden und Befehlswort »101..« holen:



•

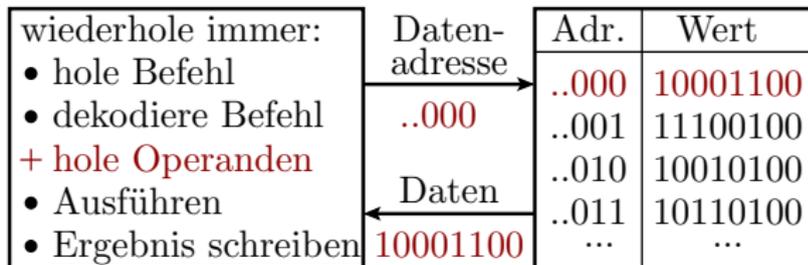
- Decodieren des Befehlswords:

wiederhole immer:  
 • hole Befehl  
 + dekodiere Befehl  
 • hole Operanden

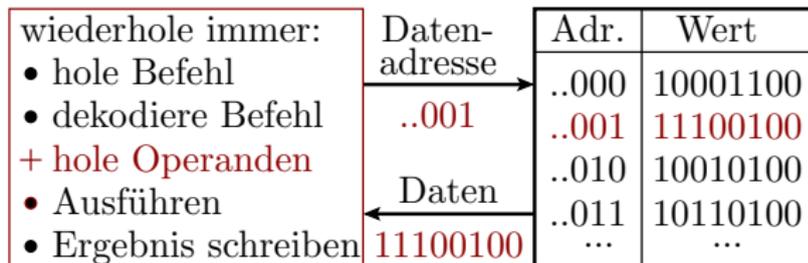
gesamtes Befehlswort 101000 00001 00000  
 Operationscode: addiere ... 101000  
 Adresse Summand 2 00001



- Ersten Summanden von Adresse »00000« lesen:



- Zweiten Summanden von Adresse »00001« lesen:





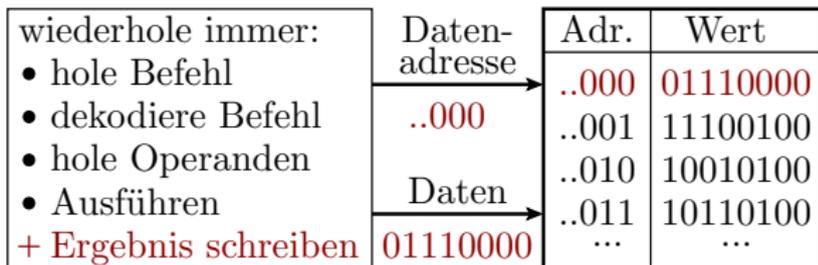
- Addition ausführen:

wiederhole immer:

- hole Befehl
- dekodiere Befehl
- hole Operanden
- + **Ausführen**
- Ergebnis schreiben

$$\begin{array}{r} 10001100 \\ + 11100100 \\ \hline (1) 01110000 \end{array}$$

- Ergebnis auf Adresse »00000« schreiben:





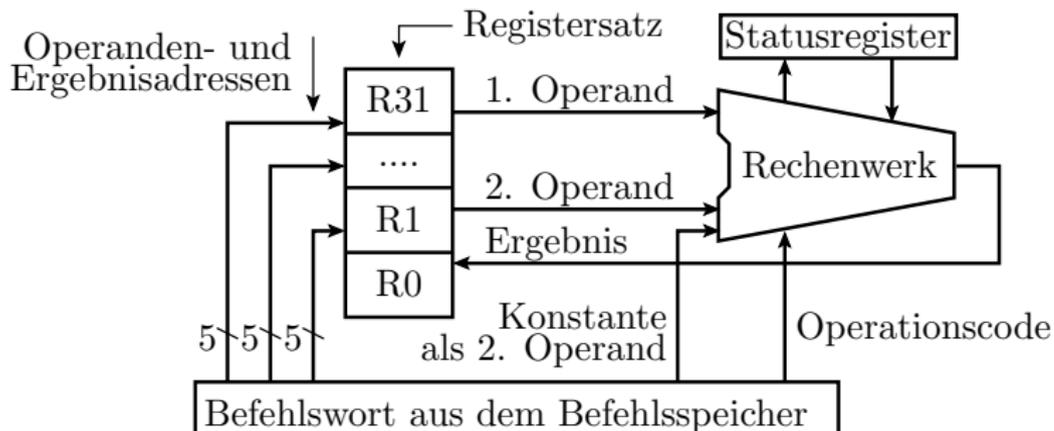


## RT-Modell Verarbeitung



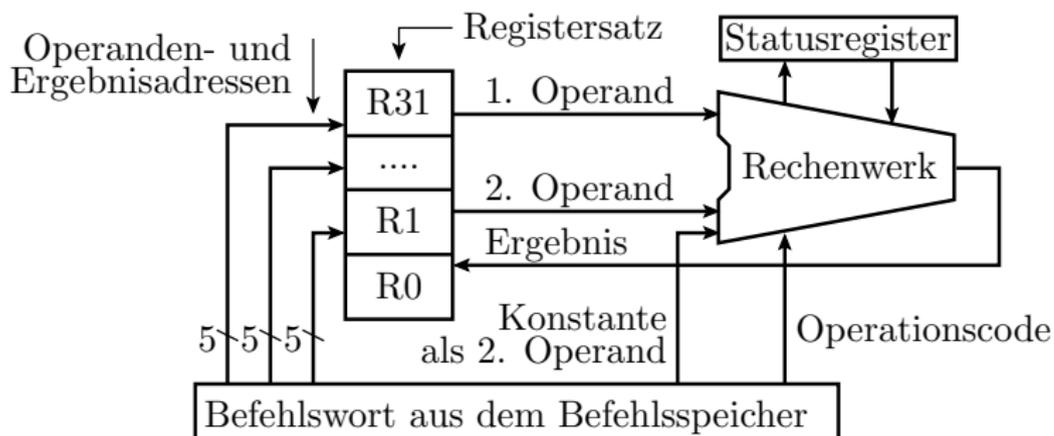
## Das Verarbeitungswerk

In neueren Prozessoren<sup>3</sup> besteht das Verarbeitungswerk aus einem Satz von Registern, einem Rechenwerk und einem Statusregister.

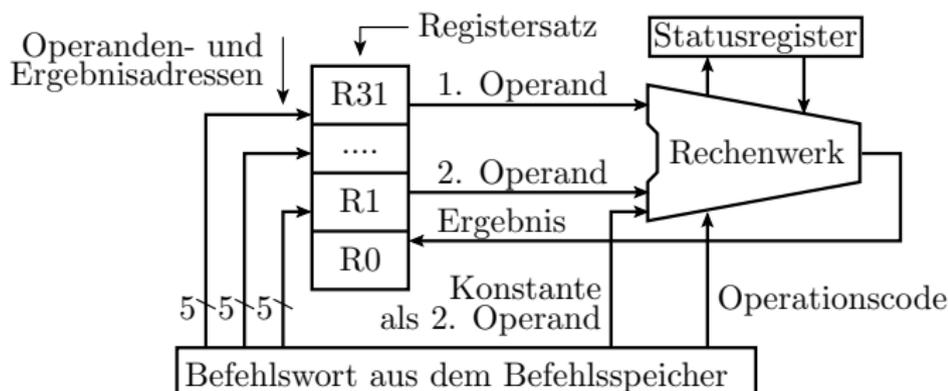


Der Registersatz umfasst 32 Register und erlaubt das zeitgleiche Lesen von zwei Operanden und das Schreiben eines Ergebnisses.

<sup>3</sup>In vielen Neuentwicklungen der letzte 10 bis 20 Jahre.



- Das Rechenwerk führt eine durch den Operationscode ausgewählte Operation aus. Der zweite Operand kann auch eine Konstante sein, die im Befehlswort steht.
- Das Statusregister speichert Zusatzdaten zum Ergebnis:
  - den Übertrag von Additionen und Subtraktionen für Nachfolgeoperationen,
  - $>0$ ,  $=0$ , ... für nachfolgende bedingte Sprünge,
  - ...



Moderne Rechner besitzen eine RISC (reduced instruction set) Architektur, bei der alle Befehlsbestandteile (Adressen, Op-Code und Konstante) in ein Befehlswort passen und die meisten Befehle in einem Schritt ausführbar sind. Faustformel:

- 32 Bit Befehlswort:  $3 \times 5$  Bits für Adressen, 6-Bit Op-Code, alternativ 16-Bit-Konstante statt einer 5-Bit-Adresse.
- 16 Bit Befehlswort:  $2 \times 5$  Adressbits<sup>4</sup>, 6-Bit Op-Code; bzw.  $1 \times 4$  Adressbits, 4-Bit-Op-Code, 8-Bit-Konstante.

<sup>4</sup>Zieladresse fest oder gleich einer der Operandenadressen.



## RT-Modell Speicherzugriff

## Datenspeicher

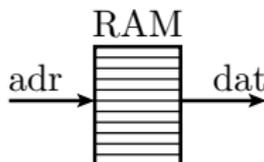
- Die 32 Arbeitsregister sind für die meisten Aufgaben zu wenig. Erweiterung um einen schreib- und lesbaren Blockspeicher (RAM).
- Ein RAM hat Adress- und Steuereingänge sowie Datenanschlüsse und wird als programmierbare Tabelle modelliert.
- Zum Lesen wird die Adresse und der Steuercode für Lesen angelegt und am Datenanschluss die Daten übernommen.
- Zum Schreiben werden die Adresse, die Daten und der Steuercode für Schreiben angelegt.

Speicher als Tabelle

Adresse	Daten
..000	0110 1000
..001	0101 1101
..010	1100 1000
...	...

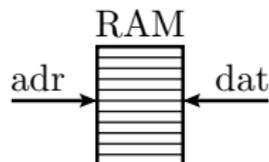
Leseoperation

$\text{dat} \leftarrow \text{mem}(\text{adr})$



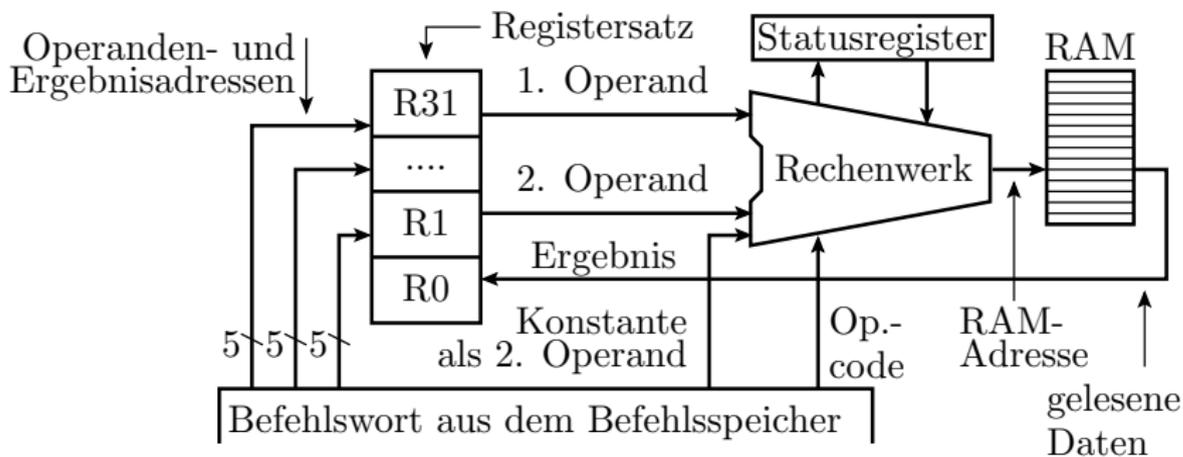
Schreiboperation

$\text{mem}(\text{adr}) \leftarrow \text{dat}$



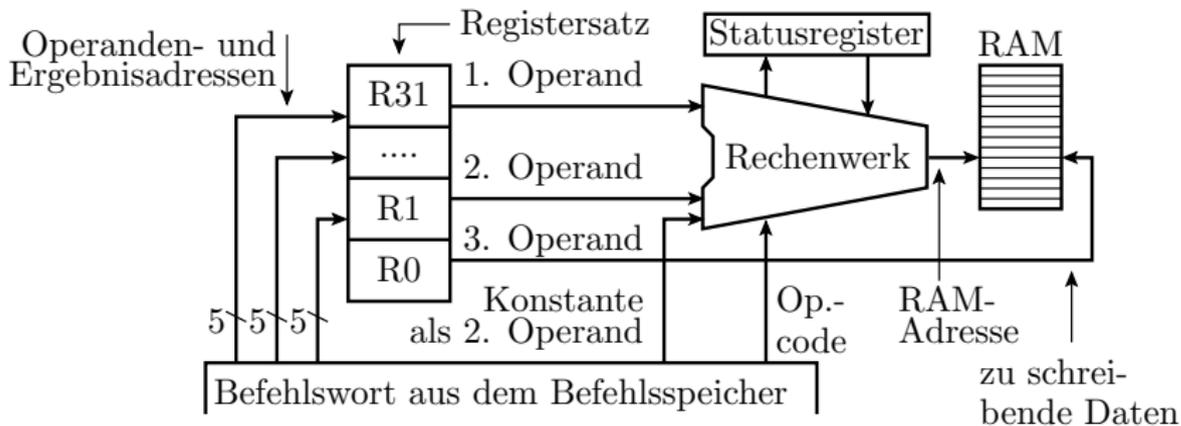


## Ladeoperation



- Das Rechenwerk bildet die Adresse, z.B. durchreichen eines Registerinhalts, Addition von zwei Registerinhalten oder Registerinhalt plus Konstante.
- Der gelesene Wert wird in das Ergebnisregister geschrieben.

## Speicheroperation



- Wie Ladeoperation, nur dass die Ergebnisadresse für die Auswahl eines dritten Operanden verwendet wird, den zu speichernden Wert.



## EEPROM

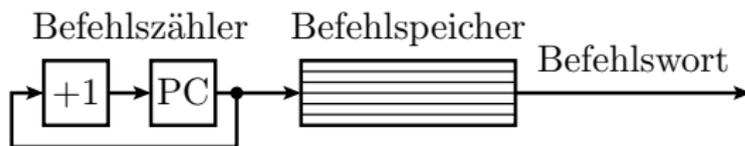
- Ein RAM und auch die Prozessorregister verlieren ihre Daten bei Abschaltung der Versorgungsspannung. Moderne Rechner haben deshalb oft einen zusätzlichen nicht flüchtigen Speicher, einen batteriegestützten RAM oder einen EEPROM (Electrical Programmable and Erasable Read Only Memory).
- Ein EEPROM unterscheidet sich von einem RAM darin, dass das Schreiben tausende Zeitschritte (Takte) benötigt.
- EEPROMs werden deshalb vom Rechner wie Ein- und Ausgabegeräte angesprochen, d.h. über EA-Register (siehe später Foliensatz 3).



## Befehlsspeicher

Der Befehlsspeicher wird bei Programmabarbeitung nur gelesen. Moderne Mikrokontroller verwenden dafür vorzugsweise Flash-Speicher. Ein Flash-Speicher ähnelt in seiner Funktion einem EEPROM, nur werden beim Löschen große Speicherbereiche statt einzelne Worte auf einmal gelöscht.

- Ansteuerung zur Programmierung wie ein Ein-/Ausgabegerät.
- Zur Programmabarbeitung Adressierung durch den Befehlszähler, der nach jedem Schritt (im Normalfall) um eins erhöht wird:

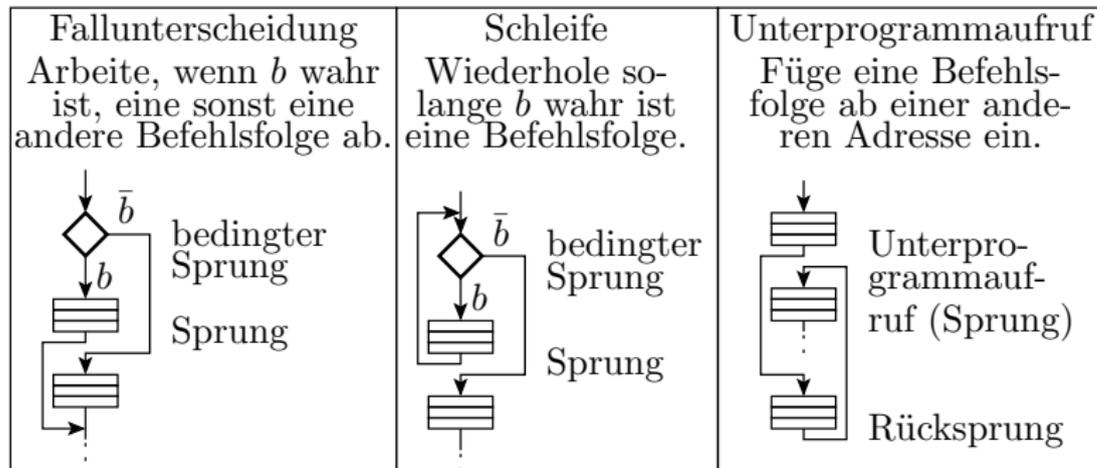




## RT-Modell Kontrollfluss

## Steuerung des Kontrollflusses

Wenn ein Rechner nur Befehle nacheinander abarbeiten könnte, wäre jedes Programm nach wenigen Sekunden zu Ende. Die mehrfache Abarbeitung von Befehlsfolgen verlangt Fallunterscheidungen, Schleifen und Unterprogrammaufrufe, nachbildbar durch unbedingte und bedingte Sprünge im Verarbeitungsfluss.





## Register-Transfer-Operationen bei Sprüngen

- Absoluter Sprung:

$$PC \leftarrow Rr^1$$

- relativer Sprung

$$PC \leftarrow PC + 1 + \text{Konstante}$$

- bedingter Sprung

wenn b dann  $PC \leftarrow PC + 1 + \text{Konstante}$

sonst  $PC \leftarrow PC + 1$

- Unterprogrammaufruf:

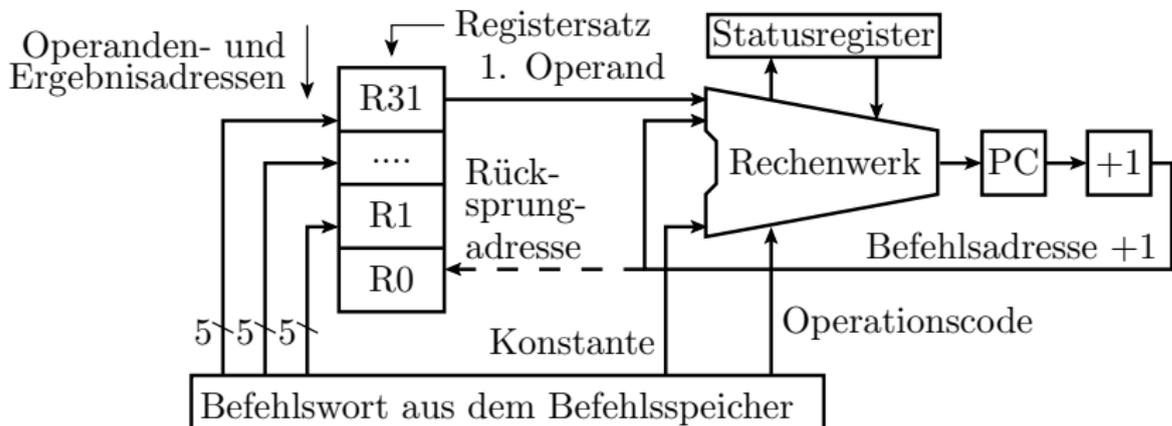
$$Rd^2 \leftarrow PC + 1; PC \leftarrow Rr^1$$

- Rücksprung aus einem Unterprogramm:

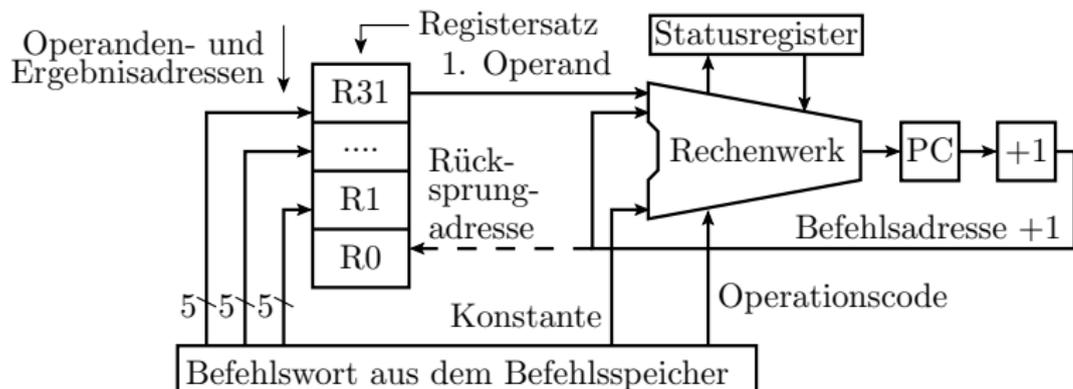
$$PC \leftarrow Rr^3$$

$Rr^1$  – Register, in das zuvor das Sprungziel geladen wird,  $Rd^2$  – Register, in dem die Rücksprungadresse gespeichert wird;  $Rr^3$  – Register mit der Rücksprungadresse).

## Sprungwerk



- Bei absoluten Sprüngen ist der 1. Operanden des Rechenwerks ein Registerinhalt, bei relativen Sprüngen »Befehlsadresse +1«. Das Zielregister ist der Befehlszähler.
- Operationen sind unverändert durchreichen des ersten Operanden oder Addition der Konstanten.



- Bei bedingten Sprüngen sind die Bedingungen, ob oder ob nicht addiert wird, Bitwerte aus dem Statusregister, die anzeigen, ob das vorherige Ergebnis null, größer null etc. war.
- Bei Unterprogrammaufrufen wird zusätzlich die Folgeadresse als Rücksprungadresse gespeichert.
- Komplexe Operationen wie das Ablegen und Zurückladen der Rücksprungadresse auf und vom Stack oder der Sprung zu einer Adresskonstanten verlangen Befehlsfolgen.



## Befehlssatz, 1. Beispielprogr.



## Befehlssatz

Der Befehlssatz beschreibt für alle Befehsworte die Operation, die ausgeführt wird. Die Lehrveranstaltung verwendet den AVR-Befehlssatz<sup>5</sup>. Befehlswortgröße 16 Bit. Einige Beispielbefehle:

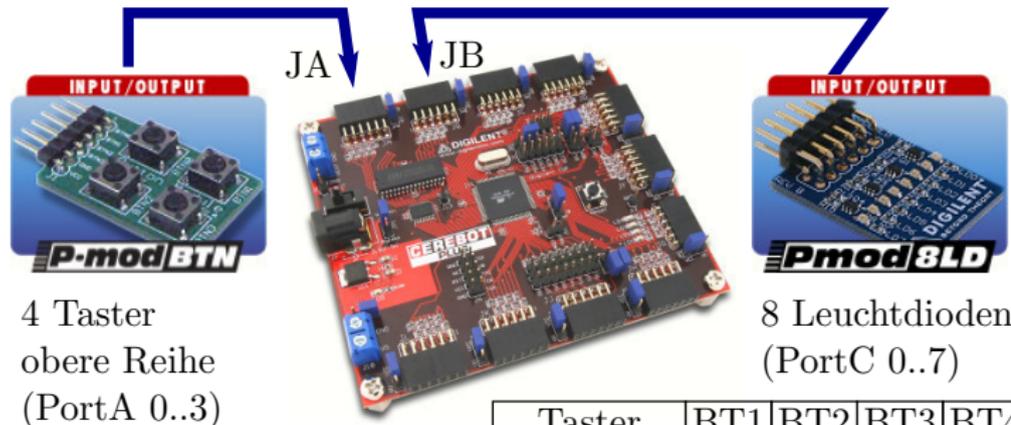
Operation	Op.-Code	Assembler
$Rd \leftarrow I/O(A)$ (Eingabe)	1011 0AA d dddd AAAA	in Rd, A
$I/O(A) \leftarrow Rr$ (Ausgabe)	1011 1AA r rrrr AAAA	out A, Rd
$Rd \leftarrow 0$ (Register löschen)	0010 01dd dddd dddd <sup>(1)</sup>	clr Rd
$Rd \leftarrow 0xFF$ (Register setzen)	1110 1111 dddd 1111 <sup>(2)</sup>	ser Rd
$PC \leftarrow PC+k+1$ (relativer Sprung)	1100 kkkk kkkk kkkk	rjmp k
$PC \leftarrow PC+k+1$ (rel. UP-Aufruf <sup>(3)</sup> )	1101 kkkk kkkk kkkk	rcall k
$I^{(4)} \leftarrow 0$ (Interrupts aus)	1001 0100 1111 1000	cli

A – I/O-Adresse 0..63; k – Sprungdistanz -2024..2047; <sup>(1)</sup>EXOR mit gleichen Registern; <sup>(2)</sup>nur für R16 bis R31; <sup>(3)</sup>plus Rücksprungadresse auf Stack; <sup>(4)</sup>Spezielles EA-Registerbit.

<sup>5</sup>Programmieren in C und Reengineering des Maschinenprogramms.

## Testobjekt Mikrorechnerbaugruppe

Ein Mikrokontroller ist zwar ein kompletter Rechner, aber ohne Tastatur und Bildschirm.



4 Taster  
obere Reihe  
(PortA 0..3)

8 Leuchtdioden  
(PortC 0..7)

Anschluss von

- 4 Tasten
- 8 Leuchtdioden

Taster	BT1	BT2	BT3	BT4
Anschluss	PA0	PA1	PA2	PA3
Leuchtdiode	LD0	LD1	...	LD7
Anschluss	PC0	PC1	...	PC7



## Programmierung der Ports

- Der in der Übung verwendete Mikrorechner ATmega2560 hat 12 Ports. Jeder Port  $x \in \{A, B, \dots, L\}$  hat drei Register:
  - Richtungsregister:  $DDR_x$
  - Ausgaberegister:  $PORT_x$
  - Eingaberegister:  $PIN_x$
- Eingänge:  $DD_x$ , Bit  $i$  null lassen. Wert von  $PIN_x$  lesen.
- Ausgänge:  $DD_x$ , Bit  $i$  eins setzen. Wert auf  $PORT_x$  schreiben.

IO-Adressen der Port-Register des ATmega2560:

	A	B	C	D	E	•
PIN	0 / 0x20	3 / 0x23	6 / 0x26	9 / 0x29	0xC / 0x2C	•
DDR	1 / 0x21	4 / 0x24	7 / 0x27	0xA / 0x2A	0xD / 0x2D	•
PORT	2 / 0x22	5 / 0x25	8 / 0x28	0xB / 0x2B	0xE / 0x2E	•

Die zweite um 0x20 größere 16-Bit Adresse ist die für normale Lese-/Schreiboperationen des Datenspeichers.



## Das erste Programmbeispiel

C-Programm, das fortlaufen die Tasterwerte liest und auf den LEDs ausgibt.

```
 9  #include <avr/io.h>
10  void main(){
11  |   DDRA = 0;           // Port A als Eingänge (Schalter)
12  |   DDRC = 0xFF;       // Port C als Ausgänge (Leds)
13  |       while(1){     // Endlosschleife
14  |           PORTC = PINA; // Kopiere von Port A nach Port C
15  |       }
16  }
```

Aufgaben für die Laborübung:

- Programmieren, Übersetzen.
- Anschauen des disassemblierten Programms.
- Schrittweise Programmabarbeitung.



## Das disassemblierte Hauptprogramm

```
10: void main(){
11:     DDRA = 0;
0000007D  OUT 0x01,R1          Out to I/O location
12:     DDRC = 0xFF;
0000007E  SER R24             Set Register
0000007F  OUT 0x07,R24       Out to I/O location
14:     PORTC = PINA;
00000080  IN R24,0x00        In from I/O location
00000081  OUT 0x08,R24       Out to I/O location
00000082  RJMP PC-0x0002     Relative jump
```

---

Kommentare zu Start-Up-Code auf der nächsten Folie:

Initialisierung des Statusregisters SREG (EA-Adresse 0xFE) mit null, des Registers R1 mit null, des Stackpointers SP (Adresse 0xFE,0xFD) mit 0x21FF. Aufruf des Hauptprogramms auf Adresse 0x7D.





# Aufgaben



## Aufgabe 1.1

- Welche Operation ist im dritten Befehl auf Folie 13 codiert?
- Welche Adresse haben die Operanden?
- Was passiert in den Folgeschritten nach dem Holen des Befehlswortes?

Lade Operand 1:	...A:	D:
Lade Operand 2:	...A:	D:
Führe Operation aus:	O:	
Schreibe Ergebnis:	...A:	D:
Hole Befehlsword:	...A:	D:

(BA /DA – Befehls- bzw. Datenadresse; D – Befehlsword oder übertragende Daten; O – ausgeführte Operation und Ergebnis).



## Aufgabe 1.2

Suchen Sie in der AVR-Befehlssatzbeschreibung AVR\_Instructions.pdf auf der Web-Seite der Vorlesung die Befehle für

- die Addition zweier Registerinhalte (add)
- die bitweise ODER-Verknüpfung von zwei Operanden (or)
- die Multiplikation zweier Registerinhalte (mul).

Wie lauten für diese Befehle die Operationscodes und in welchen Bits des Befehlswords stehen die Adressen der Operanden?

	Operationscode	Adresse 1. Operand*	Adresse 2. Operand*
add			
or			
mul			

(\*– Bitnummern im Befehlsword, z.B. ...74 für Bit 7 des Befehlswords ist Bit 1 der Adresse , Bit 4 des Befehlswords ist Bit 0 der Adresse.)

- In welche Register werden welcher Ergebnisteile gespeichert?



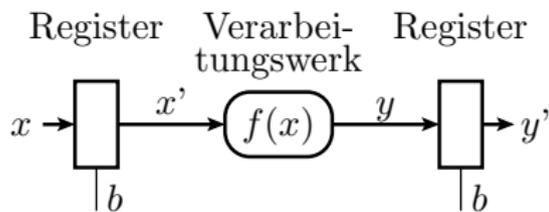
# Verarbeitungsbausteine



## RT-Funktionen und Verarbeitungswerke

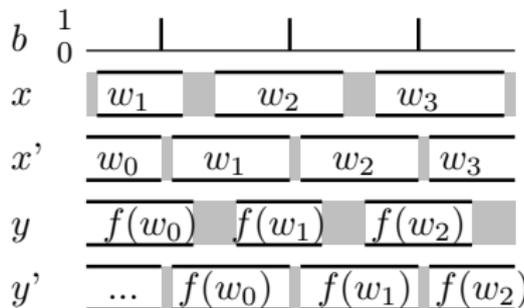
Im RT- Modell werden aus Eingaben und Registerwerten die Ausgaben und Registerfolgezustände gebildet.

- Die Register stellen die Operanden bereit und tasten die Ergebnisse ab.
- Die Übernahmebedingungen sind Taktflanken optional UND-verknüpft mit Freigabesignalen.
- Die Übergangsfunktionen zwischen den Registerzuständen werden durch Verarbeitungswerke realisiert.



Registerübernahme bei  $b = 1$

■ Wert ohne Bedeutung





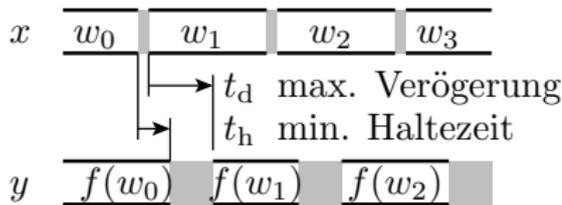
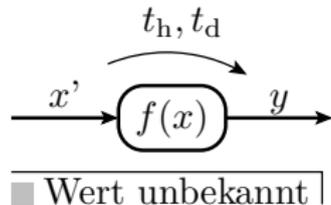
## Verarbeitungswerke

### Verarbeitungswerke

- Gatterschaltungen, Rechenwerke, ...

sind kombinatorische Schaltungen, die

- Ausgaben aus Eingaben bilden,
- selbst keine Zustände speichern und
- eine Verzögerung haben, die toleranzbehaftet ist.



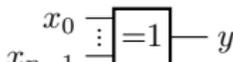
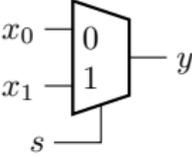
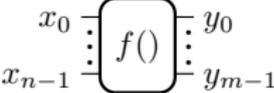
Die Verzögerung darf nicht größer als die Zeit bis zur Abtastung sein. Das wird im Weiteren immer als erfüllt betrachtet bzw. die Verzögerung der Verarbeitung wird ignoriert.



# Gatterschaltungen



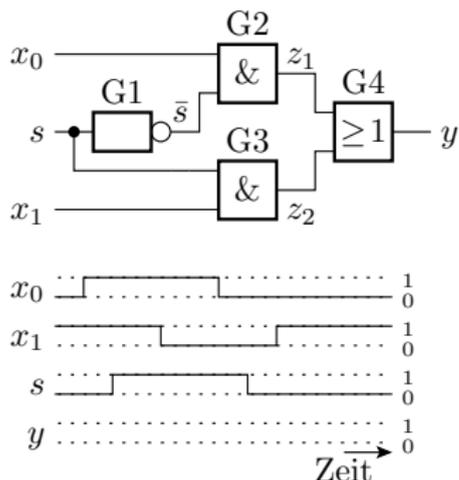
## Logikkatter

logische Funktion	Symbol	logische Funktion	Symbol
Treiber (Identität): $y \leftarrow x$		Inverter: $y \leftarrow \bar{x}$	
UND: $y \leftarrow x_0 \wedge x_1 \wedge \dots$		NAND: $y \leftarrow \overline{x_0 \wedge x_1 \wedge \dots}$	
ODER: $y \leftarrow x_0 \vee x_1 \vee \dots$		NOR: $y \leftarrow \overline{x_0 \vee x_1 \vee \dots}$	
XOR: $y \leftarrow x_0 \oplus x_1 \oplus \dots$		XNOR: $y \leftarrow \overline{x_0 \oplus x_1 \oplus \dots}$	
Multiplexer: wenn $s = 0$ dann $y \leftarrow x_0$ sonst $y \leftarrow x_1$		allg. Funktion: $y \leftarrow f(\mathbf{x})$	

$n$  – Anzahl der Eingabebits;  $m$  – Anzahl der Ausgabebits.

## Schaltungen aus Gattern

Aus Gattern werden komplexere Funktionsbausteine zusammengesetzt, z.B. Multiplexer:

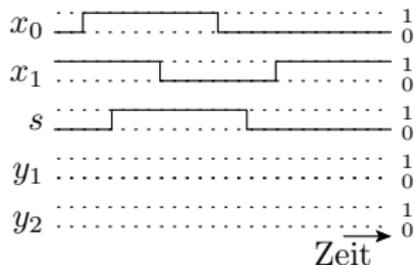
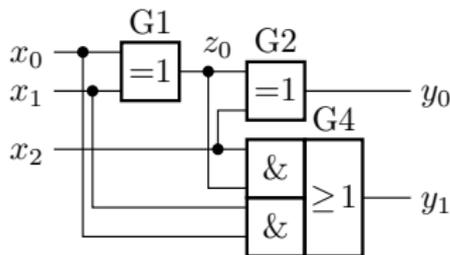


Eingabe			Ist-Funktion			Soll-Funktion wenn $s = 0$ dann $y = x_0$ sonst $y = x_1$
$s$	$x_1$	$x_0$	$\bar{s}$	$z_0$	$z_1$	
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

Bei der Konstruktion der Zeitabläufe dürfen in dieser Vorlesung die Verzögerungen vernachlässigt werden.

## Volladdierer

Ein Volladdierer bildet die Summe von drei Bits. Das Ergebnis hat den Wertebereich 0 bis 3 und wird als 2-Bit-Vektor dargestellt:



Eingabe			Ist-Funktion			Soll-Funktion	
$x_2$	$x_1$	$x_0$	$z_0$	$y_1$	$y_0$	$x_2 + x_1 + x_0$	dez bin
0	0	0					
0	0	1					
0	1	0					
0	1	1					
1	0	0					
1	0	1					
1	1	0					
1	1	1					



# Bitverarbeitung



## Logikoperationen in Rechnern

Außer in Schaltung finden sich Logikoperationen auch im Befehlssatz eines Rechners. Sie dienen zum

- Setzen, Löschen, Invertieren einzelner Bits und
- zur Nachbildung logischer Funktionen.

Standardlogikbefehle am Beispiel des ATmega-Befehlssatzes:

Operation	Op.-Code	Assembler
$Rd \leftarrow Rd \wedge Rr$	0010 00rd dddd rrrr	and Rd, Rr
$Rd \leftarrow Rd \wedge K$	0111 kkkk dddd kkkk	andi Rd*, K
$Rd \leftarrow Rd \vee Rr$	0010 10rd dddd rrrr	or Rd, Rr
$Rd \leftarrow Rd \vee K$	0110 kkkk dddd kkkk	ori Rd*, K
$Rd \leftarrow Rd \oplus Rr$	0010 10rd dddd rrrr	eor Rd, Rr
$RD \leftarrow \overline{Rd}$	1001 010d dddd 0000	com Rd

(Rd – Zielregister und erster Operand; Rr – 2. Operand; K – 8-Bit-Konstante, \* Nur anwendbar auf Register R16 bis R31).



## Beispielprogramm

Welche Werte werden den Register r16 und r17 zugewiesen?

```
10  .global Logikprogramm
11  Logikprogramm:
12  ldi r16, 0x18    ; r16 = 0b.... ....
13  ldi r17, 0x24    ; r17 = 0b.... ....
14  ori r16, 0x03    ; r16 = 0b.... ....
15  andi r16, 0xFE   ; r16 = 0b.... ....
16  eor r17, r16     ; r17 = 0b.... ....
17  com r17          ; r17 = 0b.... ....
18  ret
```

»Logikprogramm:« ist eine Marke, ein Textsymbol für eine Adresse. Mit der Definition als »global« ist die Adresse auch in der Datei mit dem Hauptprogramm bekannt und in Funktionsaufrufen als Unterprogrammadresse nutzbar.



```

--- [ ] ../../Assembly1.s --- [ ]
    12:      ldi r16, 0x18          ; r16 = 0b.... ....
0000007D 08.e1                    LDI R16,0x18 [ ]
    13:      ldi r17, 0x24          ; r17 = 0b.... ....
0000007E 14.e2                    LDI R17,0x24 [ ]
    14:      ori r16, 0x03          ; r16 = 0b.... ....
0000007F 03.60                    ORI R16,0x03 [ ]
    15:      andi r16, 0xFE        ; r16 = 0b.... ....
00000080 0e.7f                    ANDI R16,0xFE [ ]
    16:      eor r17, r16          ; r17 = 0b.... ....
00000081 10.27                    EOR R17,R16 [ ]
    17:      com r17              ; r17 = 0b....
00000082 10.95                    COM R17 [ ]
    18:      ret
00000083 08.95                    RET [ ]
--- [ ] ../../Logikprogramm.c [ ]
    12: int main(void){           ; Hauptprogramm
    13:     while(1){             ; Endlosschleife
    14:         Logikprogramm();   ; Funktionsaufruf
00000084 f8.df                    RCALL PC-0x0007 [ ]
00000085 fe.cf                    RJMP PC-0x0001 [ ]

```

## Verschiebung und Rotation

logische Verschiebung	arithmetische Verschiebung	Rotation
<p><code>uint.. x,y; y = x &gt;&gt; 2;</code></p> <p>x: 0 → <span style="border: 1px solid black; padding: 2px;">0 1 0 0 1 1 0 1</span></p> <p>y: <span style="border: 1px solid black; padding: 2px;">0 0 0 1 0 0 1 1</span></p>	<p><code>int8_t x,y; y = x &gt;&gt; 2;</code></p> <p>x: <span style="border: 1px solid black; padding: 2px;">1 1 0 0 1 1 0 1</span></p> <p>y: <span style="border: 1px solid black; padding: 2px;">1 1 1 1 0 0 1 1</span></p> <p style="text-align: center;">-0b1101 = -13</p>	<p>2 Stellen nach rechts</p> <p>x: <span style="border: 1px solid black; padding: 2px;">0 1 0 0 1 1 0 1</span></p> <p>y: <span style="border: 1px solid black; padding: 2px;">0 1 0 1 0 0 1 1</span></p>
<p><code>(u)int8_t x,y; y = x &lt;&lt; 2;</code></p> <p>x: <span style="border: 1px solid black; padding: 2px;">0 1 0 0 1 1 0 1</span> ← 0</p> <p>y: <span style="border: 1px solid black; padding: 2px;">0 0 1 1 0 1 0 0</span></p>	<p>Verschiebung mit Erhalt des Vorzeichens. Im Beispiel: <code>0xCD &gt;&gt; 2</code> entspricht: <code>-0x33/4</code> exakt <code>-12,75</code>; ohne Nachkommastellen <code>-13</code></p>	<p>2 Stellen nach links</p> <p>x: <span style="border: 1px solid black; padding: 2px;">0 1 0 0 1 1 0 1</span> ← 0</p> <p>y: <span style="border: 1px solid black; padding: 2px;">0 0 1 1 0 1 0 0</span></p>

Auffüllen der freiwerdenden Bitstellen mit

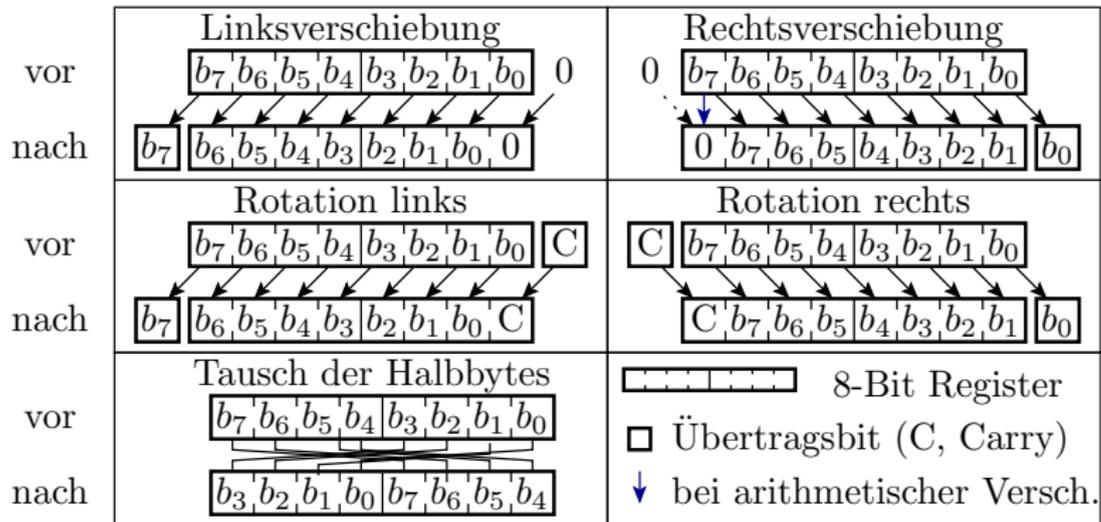
- Logische Verschiebung: null.



- Arithmetische Verschiebung: Vorzeichenbits<sup>6</sup>.
- Rotation: rausgeschobene Bits.

Unser Beispielprozessor kann

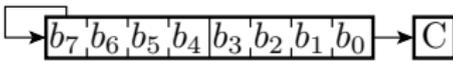
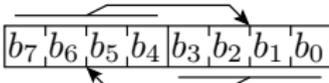
- 8 Bit um eine Stell nach rechts/links verschieben und
- Halbbytes tauschen (Rotation um 4 stellen).



<sup>6</sup>Siehe später vorzeichenbehafteter Zahlen ab Folie 68).



## ATmega-Verschiebefehle

Operation	Operationscode	Assembler
$\boxed{C} \leftarrow 0$	1001 0100 1000 1000	cls
$\boxed{C} \leftarrow 1$	1001 0100 0000 1000	sec
$\boxed{C} \leftarrow \boxed{b_7 b_6 b_5 b_4 b_3 b_2 b_1 b_0} \leftarrow 0$	0000 11dd dddd dddd	lsl Rd
$0 \rightarrow \boxed{b_7 b_6 b_5 b_4 b_3 b_2 b_1 b_0} \rightarrow \boxed{C}$	1001 010d dddd 0110	lsr Rd
	1001 010d dddd 0101	asr Rd
$\boxed{C} \leftarrow \boxed{b_7 b_6 b_5 b_4 b_3 b_2 b_1 b_0} \leftarrow \boxed{C}$	1001 11dd dddd dddd	rol Rd
$\boxed{C} \rightarrow \boxed{b_7 b_6 b_5 b_4 b_3 b_2 b_1 b_0} \rightarrow \boxed{C}$	1001 010d dddd 0111	ror Rd
	1001 010d dddd 0010	swap Rd

(cls – Clear Carry Flag; sec – Set Carry Flag; lsl – Logical Shift Left, identisch mit add Rd, Rd; rol – Rotate Left, identisch mit adc Rd, Rd)



Wie werden C-Verschiebeoperation, z.B.

```
uint16_t a, b;
...
a = b << 2;
```

durch Prozessorbefehle nachgebildet?

Ausschnitt aus dem disassemblierten Programm:

**a = b<<2;**

LDS R24,0x0200 ; r24 ← b Byte 0

LDS R25,0x0201 ; r25 ← b Byte 1

LSL R24 ; C: 

b <sub>7</sub>
----------------

 r24: 

b <sub>6</sub>	b <sub>5</sub>	b <sub>4</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>	0
----------------	----------------	----------------	----------------	----------------	----------------	----------------	---

ROL R25 ; C: 

15
----

 r25: 

14	13	12	11	10	b <sub>9</sub>	b <sub>8</sub>	b <sub>7</sub>
----	----	----	----	----	----------------	----------------	----------------

LSL R24 ; C: 

b <sub>6</sub>
----------------

 r24: 

b <sub>5</sub>	b <sub>4</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>	0	0
----------------	----------------	----------------	----------------	----------------	----------------	---	---

ROL R25 ; C: 

14
----

 r25: 

13	12	11	10	b <sub>9</sub>	b <sub>8</sub>	b <sub>7</sub>	b <sub>6</sub>
----	----	----	----	----------------	----------------	----------------	----------------

STS 0x0203,R25 ; a Byte 1 ← r25

STS 0x0202,R24 ; a Byte 0 ← a r24



Für die Verschiebung um vier verwendet der Compiler den Swap-Befehl:

```
uint16_t a, b;
```

```
    a = b<<5;
```

```
LDS R24,0x0200
```

```
LDS R25,0x0201
```

```
LSL R24
```

```
ROL R25
```

```
SWAP R24
```

```
SWAP R25
```

```
ANDI R25,0xF0
```

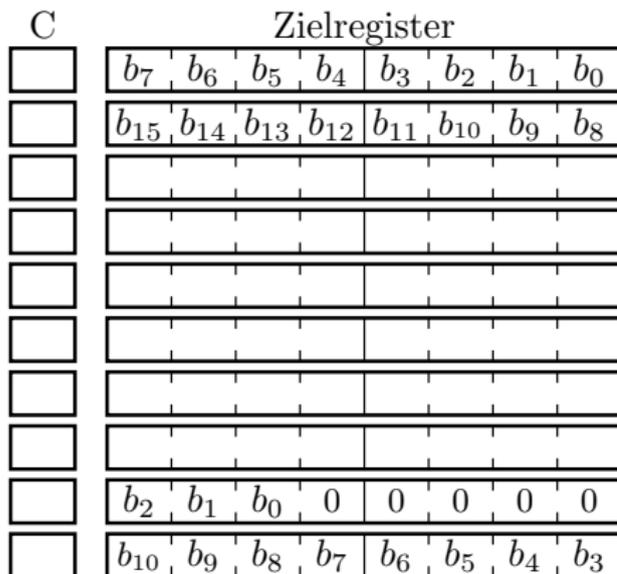
```
EOR R25,R24
```

```
ANDI R24,0xF0
```

```
EOR R25,R24
```

```
STS 0x0203,R25
```

```
STS 0x0202,R24
```





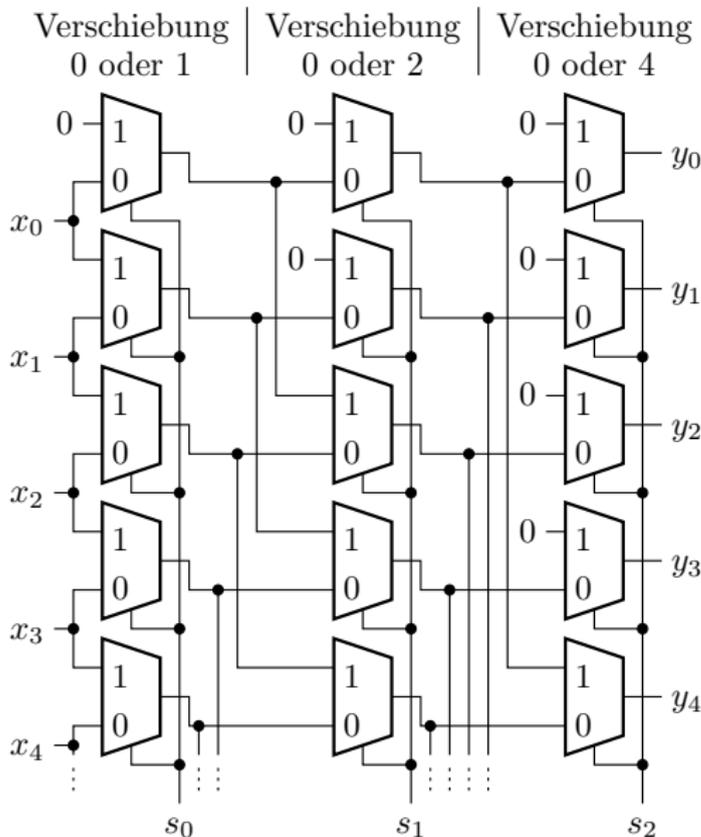
## Block-Shifter

32-Bit-Prozessoren haben einen Blockshifter zur Ausführung von Operationen:

```
(u)int32_t a, b
int8_t s;
...
a = b << s;
```

( $0 \leq s < 32$ ) in einem Schritt.

⇒ umschaltbare Verbindungen (Multiplexer), Block-Shifter





## Spezielle Bitverarbeitungsoperationen

Viel Prozessoren haben Spezialbefehle, die ihm in bestimmten Anwendungen Geschwindigkeitsvorteile verschaffen.

ATmega-Prozessoren haben z.B. die Befehle:

```
sbi A, b ; (Set Bit I/O) setze Bit b in EA-Register A
cbi A, b ; (Clear Bit I/O) lösche Bit b in EA-Register A
bld Rd, b; (Bit Load) kopiere Bit b aus Register Rd in
           ; das Statusbit T
bst Rd, b; (Bit STore) kopiere T nach Rd Bit b
```

Der Befehl

```
sbi 8, 3; setze Bit 3 in Port C«
```

ersetzt z.B. eine Befehlsfolge:

```
in r16, 8
ori r16, 0b00001000
out 7, r16
```



Das Kopieren von PINA, Bit 3 nach PORTB, Bit 7 verlangt mit den allgemein üblichen Logikbefehlen eines 8-Bit Prozessors eine Befehlsfolge von mindestens 8 Befehlen:

```
in R0, 0           ; r0 ← PINA
swap R0            ; Bit 2 nach Bit 6 tauschen
lsl R0             ; Bit 2 weiter nach Bit 7 schieben
andi R0, 0b1000    ; aller anderen Bits null setzen
in R1, 5           ; r0 ← PORTB
andi R1, 0b0111111 ; Bit 7 löschen
or R0, R1,         ; Registerinhalte zusammenfassen
out 5, R0          ; Ausgabe
```

Mit den Spezialoperationen genügen fünf Befehle:

```
in R0, 0 ; r0 ← PINA
in R1, 5 ; r1 ← PORTB
bld r0, 2 ; T ← r0, Bit 3
bst r1, 7 ; r1, Bit 5 ← T
out 5, r1 ; PORTB ← r1
```

Nutzt der Compiler diese Spezialbefehle?



## Skip-Operationen (Bedingtes Überspringen)

Skip Operationen überprüfen eine Bedingung und überspringen den nächsten Befehl, wenn die Bedingung erfüllt ist:

```
spse Rd, Rr; Bedingung: Rr gleich Rd
sbrc Rr, b ; Bedingung: Rr, Bit b gleich null
sbrs Rr, b ; Bedingung: Rr, Bit b gleich eins
sbic A, b ; Bedingung: EA-Reg.A, Bit b gleich null
sbis A, b ; Bedingung: EA-Reg.A, Bit b gleich null
```

Mit Skip-Befehlen lässt sich z.B. das Kopieren von PINA, Bit 3 nach PORTB, Bit 7 mit noch einem Befehl weniger lösen:

```
sbrs 0, 2; wenn PINA, Bit 3 gleich 1, überspringe
cbi 7, 7 ; lösche PORTB, Bit 7
sbrs 0, 2; wenn PINA, Bit 3 gleich 0, überspringe
sbi 7, 7 ; setze PORTB, Bit 7
```



## Addierer, Subtrahierer



## Addierer

Die Addition ist eine der meist benötigten Operationen in einem Rechner:

- Additions- und Increment-Operationen im Programm,
- (Schleifen-) Zähler,
- Weiterschalten der Befehlsadresse, Skip-Operation und relative Sprünge,
- Indexrechnung für Feldzugriffe, indirekte Adressierung mit Verschiebung<sup>7</sup>,
- Subtraktion als Addition mit dem negierten Subtrahenden,
- größer/kleiner-Vergleich als Subtraktion mit Auswertung des Ergebnisvorzeichens.

---

<sup>7</sup>Datenadresse gleich Registerinhalt plus Konstante im Befehlswort.

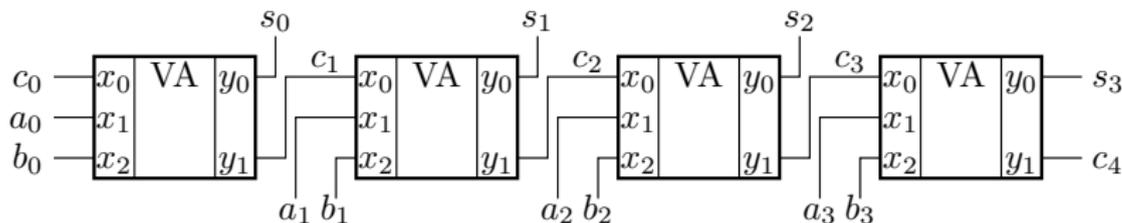


## Algorithmus der Addition

0	1	1	0	0	1	0	1	$(-0 \cdot 2^8)$	Erweiterung zu vorzei- chenbehaf- tete Zahlen
+1	0	0	0	0	0	1	1	$(-1 \cdot 2^8)$	
1	1	1	0	1 <sup>(1)</sup>	0 <sup>(1)</sup>	0 <sup>(1)</sup>	0 <sup>(1)</sup>	$(-1 \cdot 2^8)$	

- Wiederhole für alle Bitstellen beginnend mit der niederwertigsten
  - Addition der Ziffern + Übertrag der vorherigen Stelle (Funktion eines Volladdierers)

Addierer als Schaltung (im Beispiel für 4-Bit-Operanden):





- Die Bitbreite eines Addierers ist skalierbar. In Rechnern richtet sich die Breite nach den Operanden, für Adressrechnungen Adressbusbreite, für die Addition von Daten Datenbusbreite.
- Das Ergebnis ist um das Übertragsbit größer als der größte Operand. Speicherung des Übertrags im C (Carry-) Bit des Statusworts.
- ATmega hat einen Additionsbefehl mit und einen ohne einlaufenden Übertrag:

Operation	Op.-Code	Assembler
$C, Rd \leftarrow Rd + Rr$	0000 11rd dddd rrrr	add Rd, Rr
$C, Rd \leftarrow Rd + Rr + C$	0001 11rd dddd rrrr	addc Rd, Rr

Bei Addition mehrerer Bytes werden die niederwertigen Bytes mit add und die höherwertigen mit addc addiert.



## Addition zweier 16-Bit-Zahlen

```

11  int16_t a,b,c;
12  int main(void){
13      a = b+c;
14  }

```

disassemblierter  
Code der Anweisung

Testbeispiel

**a = b+c;**

```

LDS R18,0x0200 ; r18 ← b Byte 0
LDS R19,0x0201 ; r19 ← b Byte 1
LDS R24,0x0202 ; r24 ← c Byte 0
LDS R25,0x0203 ; r25 ← c Byte 1
ADD R24,R18     ; Addition Byte 0
ADC R25,R19     ; Addition Byte 1
STS 0x0205,R25 ; Speichere a Byte 1
STS 0x0204,R24 ; Speichere a Byte 0

```

```

r18: 0x 32
r19: 0x 1A
r24: 0x 7A
r25: 0x 15
r24: 0x
r25: 0x

```



## Vorzeichenbehaftete Summanden und Subtraktion

Statt durch Vorzeichen und Betrag werden vorzeichenbehaftete Zahlen in Rechnern durch »Stellenkomplement +1« dargestellt.

Mathematische Grundlage:

- Das Stellenkomplement zu einer Ziffer  $b_i$  ist die Differenz zur größten darstellbaren Ziffer mit dem Wert  $B - 1$ :

$$\bar{b}_i = B - 1 - b_i$$

( $B$  – Basis des Zahlensystems, für Dezimalzahlen  $B = 10$ ).

Beispiel:  $\overline{437} = 562$

- Zahl plus Stellenkomplement gleich größte darstellbare Zahl.

Beispiel:  $437 + \overline{437} = 437 + 562 = 999$

- plus Eins gleich kleinste nicht darstellbare Zahl:

$$Z + \bar{Z} + 1 = B^n$$

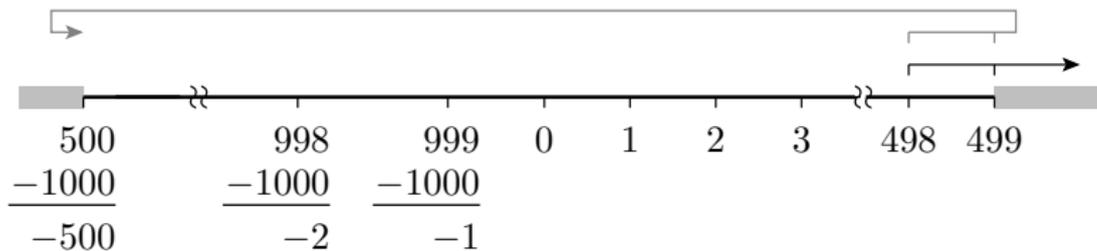


$$Z + \bar{Z} + 1 = B^n$$

- Auflösung nach  $-Z$ :

$$-Z = \bar{Z} + 1 - \underbrace{\left[ B^n \right]}_{*} \quad * \text{ nicht darstellbar}$$

- Die Zählreihenfolge bleibt, nur der Darstellungsbereich verschiebt sich:



- nicht darstellbar
- Addition ohne Wertebereichsbegrenzung
- Addition modulo- $B^n$



- Die Negation ist das Stellenkomplement plus 1:

$$-Z = \bar{Z} + 1$$

- Die Subtraktion ist die Addition mit dem Stellenkomplement plus 1:

$$Z_1 - Z_2 = Z_1 + \bar{Z}_2 + 1$$

Das gilt für alle Stellensysteme: Dezimalsystem, Binärsystem, ...

---

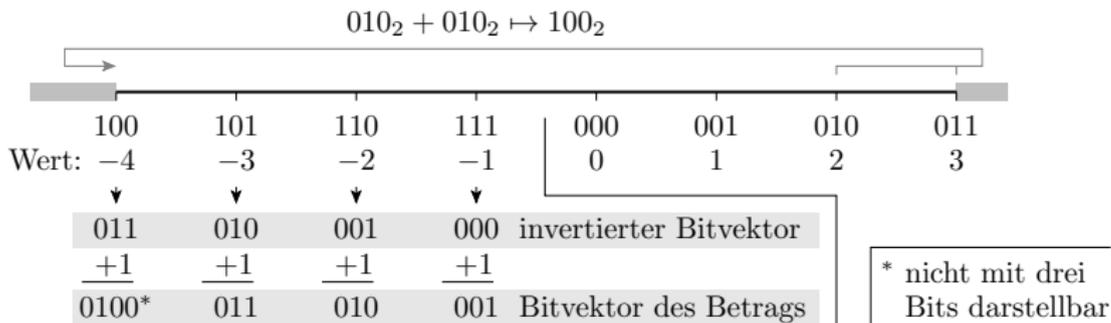
Vorteile »Stellenkompl.+1« gegenüber »Vorzeichen und Betrag«:

- Gleiche Zählreihenfolge für vorzeichenbehaftet und vorzeichenfreie Zahlen (00, 01, ..., 99, 00, ...).
- Auch die Addition und Subtraktion, die auf Mehrfachzählen basieren, sind für Zahlen mit und ohne Vorzeichen gleich.



## Zweierkomplement

Stellenkomplement für Binärzahlen mit führendem Bit gleich Vorzeichenbit



- Stellenkomplement für Binärziffern:  $\bar{0} \mapsto 1; \bar{1} \mapsto 0$   
(Invertierung)
- Wertebereichsüberlauf bei Übertrag  $C \neq$  Vorzeichenbit  $S$ :
  - größte Zahl +1:  $011\dots1+1 \rightarrow 100\dots0, C = 0, S = 1$
  - kleinste Zahl -1:  $100\dots0+111\dots1 \rightarrow 011\dots1, C = 1; S = 0$



## Subtraktion zweier 16-Bit-Zahlen

```

11  int16_t a,b,c;
12  int main(void){
13      a = b-c;
14  }
```

disassemblierter  
Code der Anweisung

Testbeispiel

**a = b-c;**

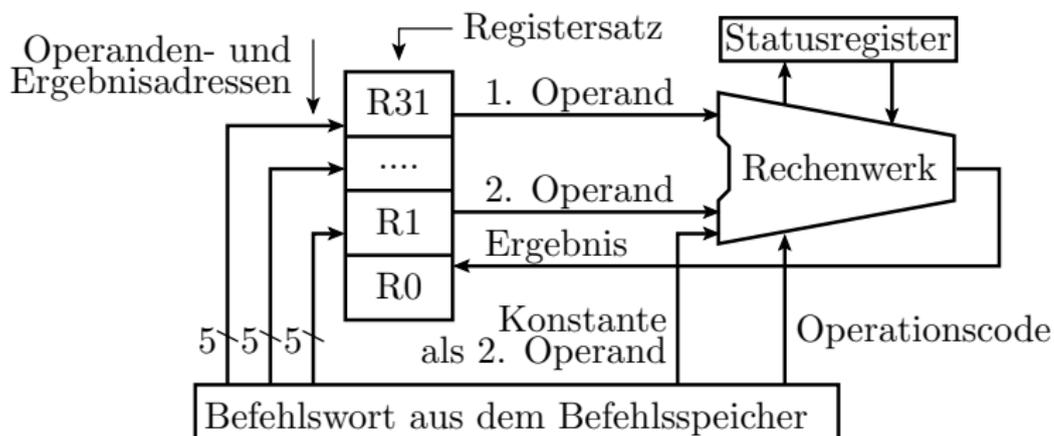
LDS R18,0x0200	; r18 ← b Byte 0	r18: 0x <b>A3</b>
LDS R19,0x0201	; r19 ← b Byte 1	r19: 0x <b>31</b>
LDS R24,0x0202	; r24 ← c Byte 0	r24: 0x <b>21</b>
LDS R25,0x0203	; r25 ← c Byte 1	r25: 0x <b>10</b>
MOVW R20,R18		r20: 0x    r21: 0x
SUB R20,R24	; Subtraktion Byte 0	r24: 0x
SBC R21,R25	; Subtraktion Byte 1	r25: 0x
MOVW R24,R20		r24: 0x    r25: 0x



# Statusregister



## Das Statusregister



- Das Statusregister speichert Zusatzdaten zum Ergebnis:
- den Übertrag von Additionen und Subtraktionen für Folgeoperationen,
  - $>0$ ,  $=0$ , ... für nachfolgende bedingte Sprünge,
  - ...



Das Statusregister des ATmega2560:

Bitnummer:	7	6	5	4	3	2	1	0
Bitname:	I	T	H	S	V	N	Z	C

- C (Carry Flag) Übertragsbit
- Z (Zero Flag) wird bei Ergebnis null gesetzt
- N (Negative Flag) (Ergebnisbit 7)
- V Zweierkomplement Überlauf ( $N \oplus C$ )
- S ( $N \oplus V$ ) Vorzeichen Zweierkomplement
- H (Half Carry) Übertrag nach dem ersten Halbbyte
- T Zwischenspeicher für Bitkopieroperationen
- I Globales Interrupt-Freigabebit.

Befehlsarten und ihr Einfluss auf die Statusbits:

- add, sub, ... setzen C, Z, N, V, S, H nach Ergebniswert.
- Logische Op. setzen Z, N, S nach Ergebniswert und V=0.
- Lade-, Speicher- und Sprungbefehle lassen die Statusbits unverändert.



Operationen, die nur die Statusbits beeinflussen:

```
cp  Rd, Rr; Rd - Rr, Flags: Z,C,N,V,S,H
cpc Rd, Rr; Rd-Rr-C, Flags: Z,C,N,V,S,H
cpi Rd, K; Rd - K    Flags: Z,C,N,V,S,H
```

Die Statusbits werden hauptsächlich als Sprungbedingungen ausgewertet:

```
brbs b, k; Sprung, wenn Bit b in SREG eins ist.
brbc b, k; Sprung, wenn Bit b in SREG null ist.
```

Jeden dieser 16 Befehle gibt es auch mit speziellem Namen statt der Nummer des zu testenden Statusbits:

```
breq k    ; (BRanch if EQual) wenn Z=0
brne k    ; (BRanch if Not Equal) wenn Z=1
brcs k    ; (BRanch if Carry Set) wenn C=1
brcc k    ; (BRanch if Carry Clear) wenn C=0
...
```

(Weitere bedingte Sprünge siehe AVR-Befehlssatz auf der Web-Seite oder auf Foliensatz 2).



## Multiplikation, Division



## Multiplikation vorzeichenfreier Binärzahlen

$$\begin{array}{r}
 (a_3 \cdot 2^3 + a_2 \cdot 2^2 + a_1 \cdot 2^1 + a_0 \cdot 2^0) \cdot (b_3 \cdot 2^3 + b_2 \cdot 2^2 + b_1 \cdot 2^1 + b_0 \cdot 2^0) = \\
 \hline
 a_3b_0 \cdot 2^3 + a_2b_0 \cdot 2^2 + a_1b_0 \cdot 2^1 + a_0b_0 \cdot 2^0 \\
 a_3b_1 \cdot 2^4 + a_2b_1 \cdot 2^3 + a_1b_1 \cdot 2^2 + a_0b_1 \cdot 2^1 \\
 a_3b_2 \cdot 2^5 + a_2b_2 \cdot 2^4 + a_1b_2 \cdot 2^3 + a_0b_2 \cdot 2^2 \\
 a_3b_3 \cdot 2^6 + a_2b_3 \cdot 2^5 + a_1b_3 \cdot 2^4 + a_0b_3 \cdot 2^3 \\
 \hline
 p_7 \quad p_6 \qquad \qquad p_5 \qquad \qquad p_4 \qquad \qquad p_3 \qquad \qquad p_2 \qquad \qquad p_1 \qquad \qquad p_0
 \end{array}$$

Eine Multiplikation ist nachbildbar aus:

- $m \times n$  1-Bit-Multiplikation (UND-Verknüpfungen) und
- zeilen- und spaltenweisen Additionen mit Halb- und Volladdierern.

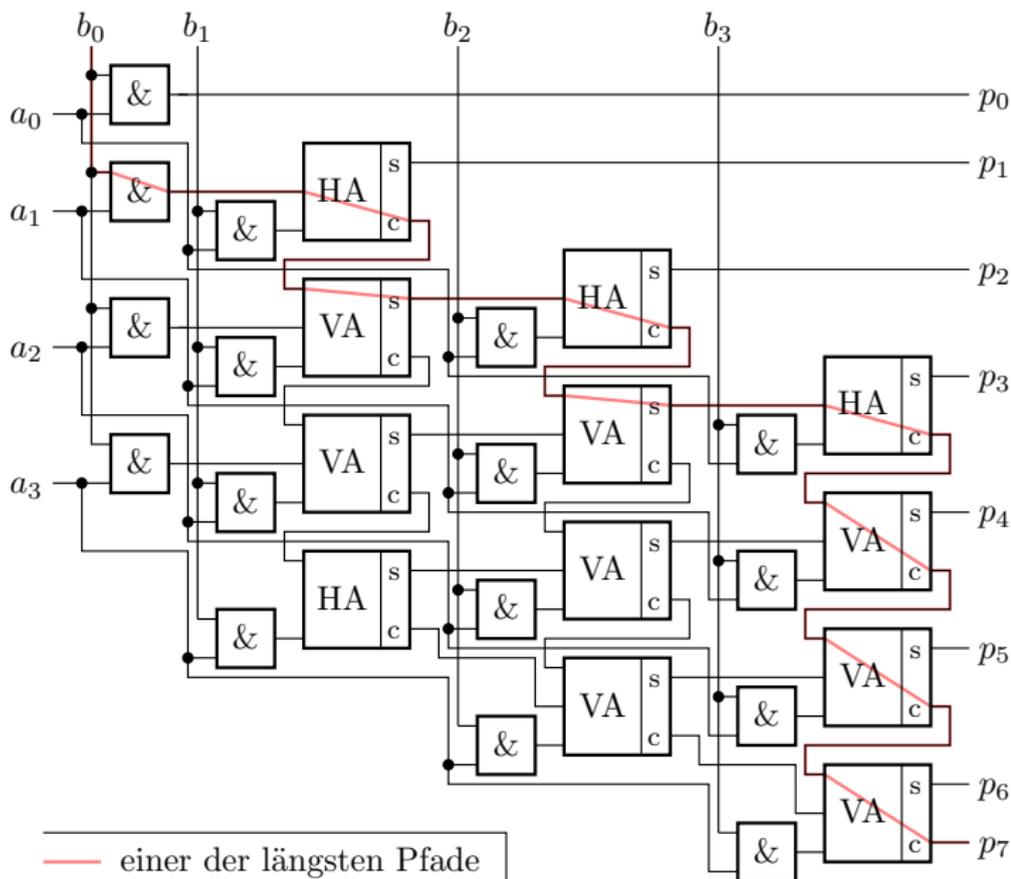
Das kleinste Ergebnis ist  $0 \cdot 0 = 0$  und das größtes Ergebnis

$$(2^m - 1) \cdot (2^n - 1) = 2^{m+n} - 2^m - 2^n - 1$$

Ergebnisbitanzahl  $m + n$ .



### 3. Verarbeitungsbausteine 5. Multiplikation, Division





- Der Schaltungsaufwand eines  $n \times n$ -Bit Multiplizierers wächst mit  $n^2$ .
- Die Verzögerung entlang des längsten Datenpfades, bis das Ergebnis garantiert fertig gebildet ist, wächst nur mit  $n$ .
- Ein  $n \times n$ -Bit-Matrixmultiplizierer hat etwa die 2...3-fache Verzögerung eines normalen  $n$ -Bit-Addierers<sup>8</sup>.
- Prozessoren haben deshalb oft einen Multiplizierer, der eine Multiplikation in einem oder wenigen Takten ausführt.

---

ATmega-Multiplikationsbefehl für vorzeichenfreie Zahlen:

Operation	Op.-Code	Assembler
$R1:R0 \leftarrow R_d \cdot R_r$	1001 11rd dddd rrrr	mul Rd, Rr

Wählbare Operandenregister. Höherwertiges Ergebnisbyte in r1, niederwertiges in r0.

---

<sup>8</sup>Bei der Nachbildung durch bedingte Additionen wächst sowohl die Anzahl als auch die Dauer der Additionen mit  $n$ , d.h. die Gesamtdauer mit  $n^2$ .



## Nachbildung 16-Bit- durch 8-Bit Multiplikationen

Zerlegung der Operanden und des Ergebnisses in Polynome von einzelnen Bytes  $a_i, b_i, \dots$  :

$$a_3 \cdot 2^{24} + a_2 \cdot 2^{16} + a_1 \cdot 2^8 + a_0 = (b_1 \cdot 2^8 + b_0) \cdot (c_1 \cdot 2^8 + c_0)$$

Berechnung der Ergebnisbytes:

$$\begin{aligned} a_0 &= L(b_0 \cdot c_0) \\ \downarrow: a_1 &= H(b_0 \cdot c_0) + L(b_1 \cdot c_0) + L(b_0 \cdot c_1) \\ \downarrow: a_2 &= a_2 + H(b_1 \cdot c_0) + H(b_0 \cdot c_1) + L(b_1 \cdot c_1) \\ a_3 &= a_3 + H(b_1 \cdot c_1) \end{aligned} \tag{1}$$

- $H/L(\dots)$  – höher-/niederwertiges Produktbyte.
- $\downarrow$ : Überträge zum nächst höheren Byte addieren.



Gegeben sei folgendes C-Programm, das Watch-Fenster mit den Variablenadressen und eine Tabelle mit einer Adress-Byte-Zuordnung:

```

11  uint16_t b, c;
12  uint32_t a;
13  int main(void){
14      a=b*c;
15  }

```

Name	Value	Type
a	0	uint32_t{data}@0x0204
b	0	uint16_t{data}@0x0200
c	0	uint16_t{data}@0x0202

Adresse	0x200	0x201	0x202	0x203	0x204	0x205	0x206	0x207
Byte	$b_0$	$b_1$	$c_0$	$c_1$	$a_0$	$a_1$	$a_2$	$a_3$

Der disassemblierte Programm sollte enthalten:

- vier Ladeoperationen für Operandenbytes in Register
- vier  $8 \times 8$ -Bit Multiplikationen
- mehrere Additionen
- vier Speicheroperationen für Ergebnisbytes.



**a=b\*c;**

```
00089 LDS R20,0x0200 r20 ← b0
0008B LDS R21,0x0201 r21 ← b1
0008D LDS R18,0x0202 r18 ← c0
0008F LDS R19,0x0203 r19 ← c1
00091 MUL R20,R18 r1:r0 ← b0 · c0
00092 MOVW R24,R0 r25 ← H(b0 · c0), r24 ← L(b0 · c0)
00093 MUL R20,R19 r1:r0 ← b0 · c1
00094 ADD R25,R0 r25 ← (b0 · c0) + L(b0 · c1)
00095 MUL R21,R18 r1:r0 ← b1 · c0
00096 ADD R25,R0 r25 ← H(b0 · c0) + L(b0 · c1) + L(b1 · c0)
00099 LDI R26,0x00 r26 ← 0
0009A LDI R27,0x00 r27 ← 0
0009B STS 0x0204,R24 a0 ← L(b0 · c0)
0009D STS 0x0205,R25 a1 ← H(b0 · c0) + L(b0 · c1) + L(b1 · c0)
0009F STS 0x0206,R26 a2 = 0
000A1 STS 0x0207,R27 a3 = 0
```

Nicht das erwartete Ergebnis! C berechnet ein 16-Bit Ergebnis und hängt vorn 2 Nullen an.



## Multiplikation für Vorzeichenzahlen

$$(A - a_{n-1} \cdot 2^n) \cdot (B - b_{n-1} \cdot 2^n) = A \cdot B - (A \cdot b_{n-1} + B \cdot a_{n-1}) \cdot 2^n + \underbrace{a_{n-1} \cdot b_{n-1} \cdot 2^{2n}}_{\text{mit } 2 \cdot n \text{ Bits nicht darstellbar}}$$

Zusätzliche bedingte Subtraktion der um  $n$  Bit linksverschobenen Faktoren vom »vorzeichenfreien« Produkt, wenn das jeweils andere Vorzeichenbit eins ist. Der AVR-Befehlssatz hat eigene Befehle für die Multiplikationen vorzeichenbehafteter Zahlen, die allerdings der Compiler nicht unbedingt nutzt:

Operation	Op.-Code	Assembler
$R1:R0 \leftarrow R_d^{(s)} \cdot R_r^{(s)}$	1000 0010 dddd rrrr <sup>(1)</sup>	<code>mul s Rd, Rr</code>
$R1:R0 \leftarrow R_d^{(s)} \cdot R_r^{(u)}$	1000 0011 0ddd 0rrr <sup>(2)</sup>	<code>mulsu Rd, Rr</code>

<sup>(u)</sup> vorzeichenfrei (unsigned); <sup>(s)</sup> vorzeichenbehaftet (signed); <sup>(1)</sup> Rd, Rr nur R16 bis R31. <sup>(2)</sup> Rd, Rr nur R16 bis R23.



Aufgabe:

```
11  int8_t b, c;  
12  int16_t a;  
13  void main(void){  
14  |   a = b*c;  
    | }  
    └─
```

Lösung mit Compiler-Optimierung -O1:

00085	LDS R25,0x0200	lade b
00087	LDS R24,0x0201	lade c
00089	MULS R25,R24	vorzeichenbehaftete Multiplikation
0008A	MOVW R24,R0	r25:r24 ← r1:r0
0008B	CLR R1	
0008C	STS 0x0203,R25	} Ergebnis speichern
0008E	STS 0x0202,R24	
00090	RET	



Mit Compileroptimierung -O0:

0000008C	CLR R21	} vorzeichenbehaftete Erweiterung von b auf 16 Bit
0000008D	SBRC R20,7	
0000008E	COM R21	
00000092	CLR R19	} vorzeichenbehaftete Erweiterung von c auf 16 Bit
00000093	SBRC R18,7	
00000094	COM R19	
00000095	MUL R20,R18	$r1:r0 \leftarrow b_0 \cdot c_0$
00000096	MOVW R24,R0	$r25:r24 \leftarrow b_0 \cdot c_0$
00000097	MUL R20,R19	$r1:r0 \leftarrow b_0 \cdot c_1$
00000098	ADD R25,R0	$r25 \leftarrow r25 + L(b_0 \cdot c_1)$
00000099	MUL R21,R18	$r1:r0 \leftarrow b_1 \cdot c_0$
0000009A	ADD R25,R0	$r25 \leftarrow r25 + L(b_1 \cdot c_0)$

Die berechneten niederwertigen Produktbytes sind bei vorzeichenbehafteter und vorzeichenfreier Multiplikation gleich.

### Fakt 3

Ein Prozessor ist nicht besser als sein Compiler!



## Division

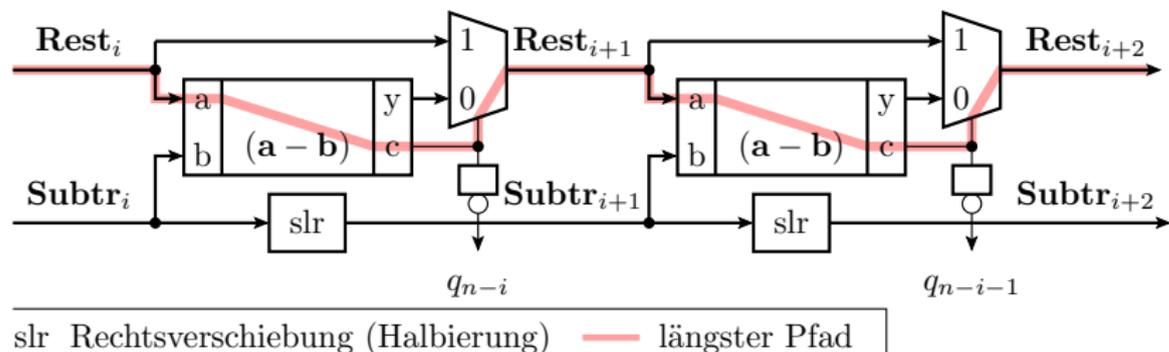
$$\frac{a}{b} = q + \frac{r}{b}$$

- Berechnung des Bitvektors  $q$  für den ganzzahligen Quotienten und des Bitvektors  $r$  für den Divisionsrest

Bitnummer	3	2	1	0	Ergebnis
Rest	1011	1011	1011	0101	<b>r = 0010</b>
Subtrahend	$\frac{-0011}{\text{negativ}}$	$\frac{-0011}{\text{negativ}}$	$\frac{-0011}{0101}$	$\frac{-0011}{0010}$	
Differenz					
Quotient	$q_3 = 0$	$q_2 = 0$	$q_1 = 1$	$q_0 = 1$	<b>q = 0011</b>



## Datenfluss Matrix-Dividierer



- Längster Pfad geht durch alle Subtrahierer, quadratische Zunahme der Laufzeit mit der Bitanzahl
- Im Vergleich dazu nimmt die Laufzeit eines Matrixmultiplizierers nur linear mit der Bitbreite zu
- Die Division wird deshalb in der Regel in einer Schleife bitweise ausgeführt.



## C-Operatoren für Division und Divisionsrest

```
11  uint8_t a, b, r, q;  
12  int main(void){  
13      r = a%b; // Berechnung des Divisionsrests  
14      q = a/b; // Berechnung des Quotienten  
15  }
```

- In C werden Divisionsrest und Quotient mit unterschiedlichen Operatoren, d.h. in getrennten Anweisungen bestimmt.
- Wie die nächste Folie zeigt, ruft das Beispielprogramm zweimal desselben Unterprogramm mit denselben Operanden auf.
- Der Divisionsrest wird vom Unterprogramm offenbar in r25 und der Quotient in r24 zurückgegeben.



```
    r = a%b;    // Berechnung des Divisionsrests
00000089  LDS  R24,0x0202    r24 ← a
0000008B  LDS  R25,0x0200    r25 ← b
0000008D  MOV  R22,R25     r22 ← b
0000008E  RCALL PC+0x0011  Unterprogrammaufruf
0000008F  MOV  R24,R25
00000090  STS  0x0201,R24  Ergebnis in q speichern

    q = a/b;    // Berechnung des Quotienten
00000092  LDS  R24,0x0202    r24 ← a
00000094  LDS  R25,0x0200    r25 ← b
00000096  MOV  R22,R25     r22 ← b
00000097  RCALL PC+0x0008  Unterprogrammaufruf
00000098  STS  0x0203,R24  Ergebnis in q speichern

--- No source file -----
0000009F  SUB  R25,R25    1. Unterprogrammbehl: r25 ← 0
    . . .
```

- Das Unterprogramm können Sie in der Übung analysieren.



# Kommazahlen



## Festkommazahlen

- Erweiterung um  $m$  Nachkommastellen
- Nachkommastellen haben einen negativen Stellenindex
- Wert positiver Festkommazahlen:

$$Z = \sum_{i=-m}^{n-1} b_i \cdot B^i$$

Beispiel:  $23,89 = 2 \cdot 10^1 + 3 \cdot 10^0 + 8 \cdot 10^{-1} + 9 \cdot 10^{-2}$

- Wert negativer Festkommazahlen:

$$Z = \sum_{i=-m}^{n-1} b_i \cdot B^i - B^n$$

Beispiel:  $-23,89 = 7 \cdot 10^1 + 6 \cdot 10^0 + 1 \cdot 10^{-1} + 1 \cdot 10^{-2} (-10^2)^*$

(\* - mit  $n$  Vorkommastellen nicht darstellbarer Summand)



Für gebrochene Binärzahlen im Zweierkomplement ist das führende Bit das Vorzeichenbit. Wert:

$$Z = \sum_{i=-m}^{n-2} b_i \cdot 2^i - b_{n-1} \cdot 2^{n-1} \quad (2)$$

Die größte mit  $n$  Vorkomma- und  $m$  Nachkommabits darstellbare Zahl  $01..1,11...$  hat dem Wert  $2^n - 2^{-m}$  und die kleinste darstellbare Zahl  $10...0,00...$  den Wert  $-2^n$ .

#### Fakt 4

Festkommazahlen werden mit den arithmetischen Operationen für ganze Zahlen bearbeitet: Addition, Subtraktion, Verschiebebefehle und Multiplikation.



Es gibt zwei Multiplikationsbefehle für zwei ganz spezielle Festkommaformate:

Operation	Op.-Code	Assembler
$R1:R0 \leftarrow Rd^{(s)} \cdot Rr^{(s)}$	1000 0010 dddd rrrr <sup>(1)</sup>	fmuls Rd, Rr
$R1:R0 \leftarrow Rd^{(s)} \cdot Rr^{(u)}$	1000 0011 0ddd 0rrr <sup>(2)</sup>	fmulsu Rd, Rr

<sup>(u)</sup> vorzeichenfrei (unsigned); <sup>(s)</sup> vorzeichenbehaftet (signed); <sup>(1)</sup> Rd, Rr nur R16 bis R31. <sup>(2)</sup> Rd, Rr nur R16 bis R23.

Schauen Sie in der Befehlssatzbeschreibung nach,

- für welche Festkommaformate diese Befehle gedacht sind und
- was ihre genaue Funktion ist.



## Wertebereich vs. Rundungsfehler

Kommaposition	Wertebereich	Rundungsfehler
$n = 2, m = 6$	0 bis $2^2 - 2^{-6}$	$\pm 2^{-7}$
$n = 4, m = 4$	0 bis $2^4 - 2^{-4}$	$\pm 2^{-5}$
$n = 6, m = 2$	0 bis $2^6 - 2^{-2}$	$\pm 2^{-3}$

Bei einer Festkommazahl bestimmt die Anzahl

- der Vorkommastellen den Wertebereich und
- die Anzahl der Nachkommastellen den Rundungsfehler.

Die Wahl der Kommaposition ist ein Kompromiss zwischen der Größe des Wertebereichs und der Genauigkeit.



## Gleitkommazahlen (variable Kommaposition)

- Mantisse  $M$ : Wertebereich (normiert)  $1 \leq Z(M) < 2$
- Charakteristik  $c$ : Kommaverschiebung, ganzzahlig;  $c_0$  – Wert von  $c$  für Kommaverschiebung Null
- Vorzeichenbit  $s$

Wert für  $0 < c < c_{\max}$  (normierte Darstellung<sup>9</sup>):

$$Z = (-1)^s \cdot (1, M_{-1} \dots M_{-m}) \cdot 2^{c-c_0}$$

Wert für  $c = 0$  (denormiert<sup>10</sup>):

$$Z = (-1)^s \cdot (M_0, M_{-1} \dots M_{-m}) \cdot 2^{-c_0}$$

---

<sup>9</sup>In der normierten Darstellung ist die Mantisse  $M$  eine vorzeichenfreie Zahl mit einem Vorkommabit gleich eins, das nicht mit gespeichert wird.

<sup>10</sup>In der denormierten Darstellung kann das Vorkommabit auch null sein und wird mit gespeichert.



Sonderwerte  $c = c_{\max}$ :

$$Z = \begin{cases} \infty & \text{für } s = 0 \text{ und } m = 0 \\ -\infty & \text{für } s = 1 \text{ und } m = 0 \\ \text{nan} & \text{für } m \neq 0 \end{cases}$$

(nan, not a number – ungültig;  $\pm\infty$  – positiver/negativer Wertebereichsüberlauf)

■ 32-Bit-Format »IEEE-754 single«:

Bitvektor		Wert				
31	24 23	16 15	8 7	← Bitnummer	0	
$s$	$c$	$M$				
0	1000001	10010010	00000000	00000000	0	$+1.240000_{16} \cdot 2^{83_{16}-7f_{16}}$ $= 18,25$
+	$c = 83_{16}$	$M = 1,240000_{16}$				
1	0111100	1100101	10011101	00001110	0	$-1.CB3A1C_{16} \cdot 2^{79_{16}-7f_{16}}$ $\approx -2,8029 \cdot 10^{-2}$
-	$c = 79_{16}$	$M = 1,CB3A1C_{16}$				
0	0000000	00001100	10111101	00011001	00	$+0,32F464_{16} \cdot 2^{0-7f_{16}}$ $\approx 1,170 \cdot 10^{-39}$
	0/denorm.	$M = 0,32F464_{16}$				



## Nutzung von Gleitkommazahlen in C

```

11 float a, b, c;
12 int main(void){
13     a=b*c;
14 }

```

Name	Value	Type
◆ a	-5588,22	float(data)@0x0208
◆ b	14,74	float(data)@0x0200
◆ c	-379,12	float(data)@0x0204

data 0x0200 0a d7 6b 41

data 0x0204 5c 8f bd c3

data 0x0208 d4 a1 ae c5

- Gleitkommazahlen werden unterstützt und ihre Werte sind im Debugger darstellbar.
- Die Byte-Darstellung ist im Speicher einsehbar.
- Die für die Addition genutzten Unterprogramme umfassen insgesamt über 180 Befehle.
- 32-Bit-Prozessoren haben oft ein Gleitkommarechenwerk, das Gleitkommaoperationen in einem Schritt ausführt.

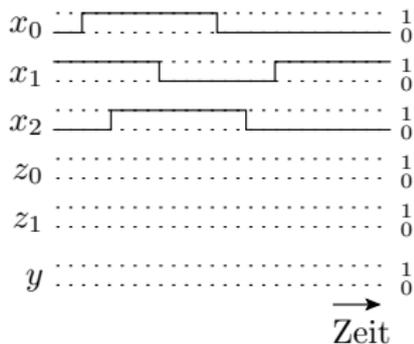
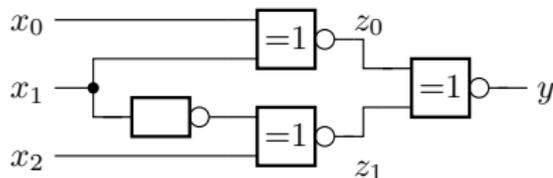


# Aufgaben



## Aufgabe 1.3

Füllen Sie für die nachfolgende Schaltung die Wertetabelle aus und bestimmen Sie die Zwischensignalverläufe und den Ausgabesignalverlauf:



$x_2$	$x_1$	$x_0$	$z_0$	$z_1$	$y$
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			



## Aufgabe 1.4

Bestimmen Sie für jede Zeile der nachfolgenden Tabelle die Registerwerte nach Ausführung der Operation:

	r0	r1	r2	r3
...	0001 0011	1100 1010	1011 0111	0101 1100
and r2, r3				
or r0, r1				
eor r0, r2				
and r0, 0b01100111				



## Aufgabe 1.5

Es soll folgende vorzeichenbehaftete (arithmetische) Rechtsverschiebung programmiert werden:

```
int16_t a, b;
a = b >> 3;
```

- 1 Welche Ergebnis soll die Operation für die nachfolgenden Eingaben liefert?

a	0xF3A2	0x41D3
b		

- 2 Schreiben Sie ein Assemblerprogramm mit folgender Registerzuordnung:

r18	r19	r20	r21
$b_0$	$b_1$	$a_0$	$a_1$

Lösungshinweise: Wandeln Sie die vorgegebenen hex-Werte in Binärwerte um, verschieben Sie diese. Bei einer arithmetischen Rechtsverschiebung wird in das freiwerdende höchste Bit der Vorzeichenwert geschrieben. Sie benötigen den arithmetischen Rechtsverschiebebefehl »asr Rd«, der in der Vorlesung nicht behandelt wurde.



## Aufgabe 1.6

Entwickeln Sie nach dem Algorithmus Gl. 1

$$a_0 = L(b_0 \cdot c_0)$$

$$\downarrow: a_1 = H(b_0 \cdot c_0) + L(b_1 \cdot c_0) + L(b_0 \cdot c_1)$$

$$\downarrow: a_2 = a_2 + H(b_1 \cdot c_0) + H(b_0 \cdot c_1) + L(b_1 \cdot c_1)$$

$$a_3 = a_3 + H(b_1 \cdot c_1)$$

ein Assemblerprogramm, das das 4-Byte-Produkt aus den 2-Byte-Faktoren bildet. Registerzuordnung:

r18	r19	r20	r21	r22	r23	r24	r25
$b_0$	$b_1$	$c_0$	$c_1$	$a_0$	$a_1$	$a_2$	$a_3$



### Aufgabe 1.7

Warum werden Multiplizierwerke in Hardware realisiert, aber Dividierwerke nicht?



## Aufgabe 1.8

Stellen Sie den dezimalen Zahlenwert 26,75

- 1 als vorzeichenfreie Festkommazahl mit 5 Bit vor und 3 Bit nach dem Komma und
- 2 im 32-Bit-Format »IEEE-754 single«

dar.