



Grundlagen der Digitaltechnik

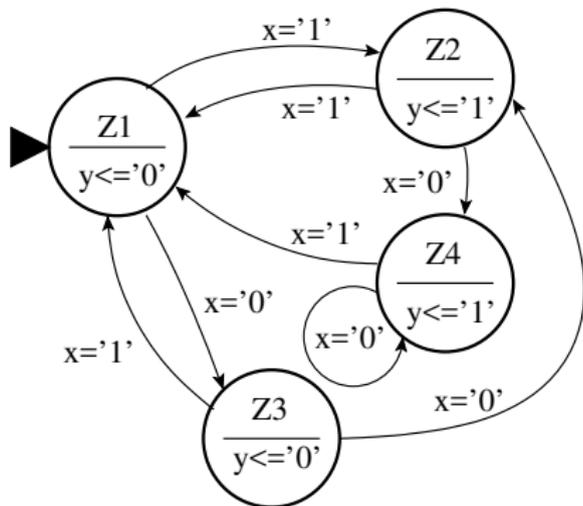
Große Übung 7

Prof. G. Kemnitz, Dr. C. Giesemann

Institut für Informatik, Technische Universität Clausthal
13. April 2022

Aufgabe 7.1: Zustandsgraph \Rightarrow Übergangstabelle

- Zustandswechsel bei steigender Taktflanke
- Initialisierung mit high-aktivem Initialisierungssignal



symbolische Zustandsbezeichnung	Z1	Z2	Z3	Z4
Zustandsvektor	"00"	"01"	"10"	"11"



1 Ausfüllen der Übergangstabelle

Eingabe	0	1	0	1	0	1	0	1
Zustand	00	00	01	01	10	10	11	11
Ausgabe								
Folgezustand								

- 2 Skizze der Gesamtschaltung (Eingabeabtastung, Zustandsregister, Übergangs- und Ausgabefunktion als Black-Box).
- 3 Wie viele Speicherzellen benötigt der Automat?
- 4 Beschreibung in VHDL (Entity- und Architecture-Teil).

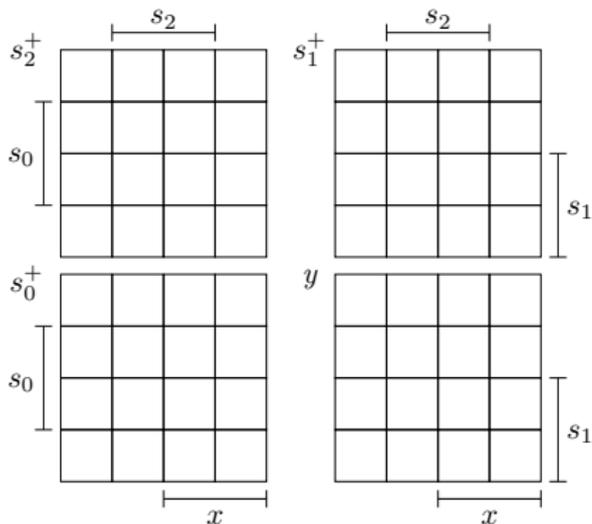
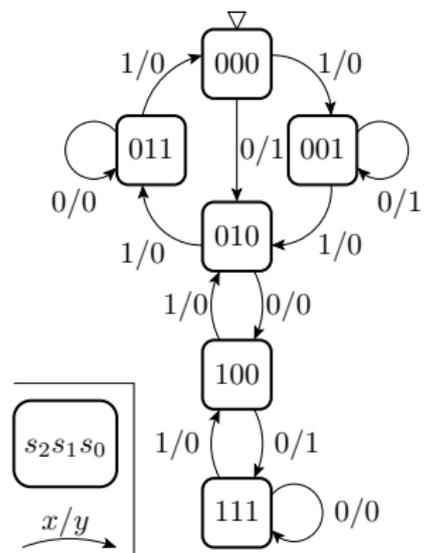


Aufgabe 7.2: Verbale Beschreibung \Rightarrow Zustandsgraph

Entwerfen Sie den Zustandsgraphen für einen Automaten mit den zwei bitorientierten Eingabesignalen a und b , dem high-aktiven Initialisierungssignal I und den Zuständen Z0 bis Z5, der

- zu Beginn und bei $I = 1$ in den Zustand Z0 übergeht,
- sonst von jedem Zustand bei $a = 1$ in den Zustand Z5 übergeht,
- sonst bei $b = 1$ die Zustandsfolge zyklisch durchläuft und
- sonst in seinem Zustand verbleibt.

Aufgabe 7.3: Automatenentwurf



Kompletter Handentwurf einer funktionsgleichen Schaltung

- KV-Diagramme ausfüllen (die Folgezustände und die Ausgabe der redundanten Zustände seien beliebig)
- minimierte Ausdrücke bestimmen (legt die Werte der Don't-Care-Stellen fest)
- redundante Zustände und deren abgehende Kanten in den Ablaufgraphen einzeichnen (hängt von den Wertzuordnungen an die Don't-Care-Stellen ab)
- Schaltung zeichnen; zu verwendende Bausteine: Inverter, UND- und ODER-Gatter mit variabler Eingangsanzahl, 1-Bit-Register mit Rücksetzeingang

