

Elektronik I, Übungsblatt 7 (15P)

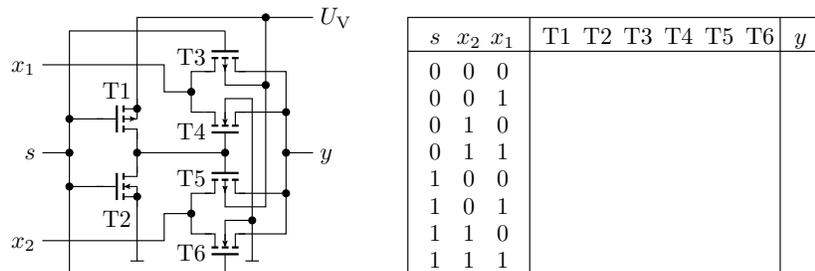
Prof. G. Kemnitz, Dr. C. Giesemann, TU Clausthal, Institut für Informatik

16. Dezember 2013

Aufgabe 7.1

Die nachfolgende Abbildung zeigt die komplette Transistorschaltung für den Multiplexer aus der Vorlesung mit einem zusätzlichen Inverter zur Bildung des negierten Auswahlsignals \bar{s} . Bestimmen Sie für alle logischen Eingabewerte in der Tabelle daneben

- a) jeweils für jeden Transistoren, ob er im aktiven Bereich arbeitet (A), aufgrund der Gatespannung sperrt (S) oder sperrt, jedoch ohne eingeschalteten Paralleltransistor im Einschnürbereich arbeiten würde (X), 4P
- b) den logischen Ausgabewert von y . 1P



Arbeitsbereich	NMOS-Transistor		PMOS-Transistor	
	Gatepotenzial	Sourcepotenzial	Gatepotenzial	Sourcepotenzial
A	groß	klein	klein	groß
S	klein	beliebig	groß	beliebig
X	groß	groß	klein	klein

Aufgabe 7.2

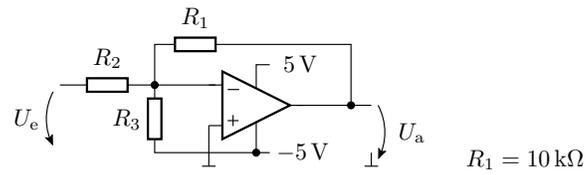
Entwickeln Sie Operationsverstärkerschaltungen mit folgenden Funktionen:

- a) $U_a = U_e$ 2P
- b) $U_a = -(U_{e1} + 2 \cdot U_{e2})$ 2P

Aufgabe 7.3

Legen Sie in der nachfolgenden Schaltung die Widerstände R_2 und R_3 so fest, dass zwischen der Aus- und der Eingangsspannung folgende Beziehung besteht: 2P

$$U_a = 3V - 2 \cdot U_e$$



Aufgabe 7.4

Wie verhält sich die Ausgangsspannung U_a der nachfolgenden Schaltung in Abhängigkeit von der Eingangsspannung U_e und den Schalterstellung x_i ($x_i = 0$ – Verbindung mit \perp ; $x_i = 1$ – Verbindung mit dem Knoten K).

4P

