

Aufgabe 2: PS/2-Tastatur

G. Kemnitz*, TU Clausthal, Institut für Informatik

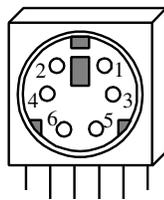
7. Juli 2014

Zusammenfassung

Zuerst ist ein einfacher Empfänger für PS/2-Datenpakete auszuprobieren und mit dem Logik-Analysator zu testen. Danach soll die Funktion des Empfängers verbessert werden.

1 PS/2-Protokoll

Die Versuchsbaugruppe enthält einen 6-poligen mini-DIN Stecker zum Anschluss einer PS/2-Tastatur oder PS/2-Maus (Abbildung 1).



Pin	Function
1	Data
2	Reserved
3	GND
4	Vdd
5	Clock
6	Reserved

Abbildung 1: Stecker zum Anschluss von PS/2-Geräten

PS/2 definiert ein synchrones serielles Protokoll (vgl. Abbildung 2). Jedes PS/2-Datenpaket umfasst 11 Bit

- 1 Startbit (Null)
- 8 Datenbit
- 1 Paritätsbit (ungerade Parität)
- 1 Stoppbit (Eins)

die nacheinander über dieselbe Leitung übertragen werden. Ein zusätzliches Taktsignal teilt dem Empfänger mit, zu welchen Zeitpunkten die Daten gültig sind.

Wenn keine Daten übertragen werden, sind Takt und Datenleitung auf Eins (Startbit). Die Übertragung beginnt mit einem Wechsel der Datenleitung auf Null. Um eine Zeit T_{SU} später schaltet der Takt erstmalig auf Null und erzeugt hintereinander 11 fallende und 11 steigende Flanken.

*Tel. 05323/727116

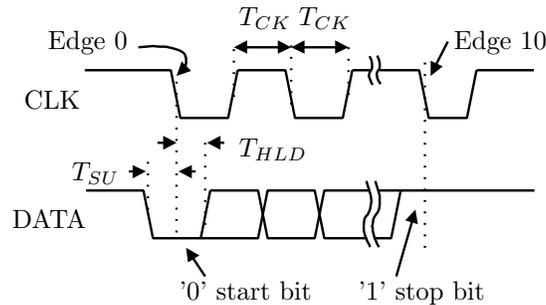


Abbildung 2: PS/2 Protokoll

Die Zeiten zwischen den Taktflanken müssen in folgendem Bereich liegen:

Symbol	Parameter	Min.	Max.
T_{CK}	Dauer einer Taktphase	30µs	50µs
T_{SU}	Setup-Zeit zwischen Daten und Taktänderung	5µs	25µs
T_{HLD}	Setup-Zeit zwischen Takt- und Datenänderung	5µs	25µs

Mit der zweiten fallenden Taktflanke liegt Bit(0), mit der 3. Taktflanke Bit(1) etc. bis mit der 9. Taktflanke Bit(7) auf dem Bus. Das Paritätsbit, das mit der 10. fallenden Taktflanke auf dem Bus liegt, ist nach der Vorschrift berechnet

$$P \leftarrow \text{not}(D(0) \text{ xor } D(1) \text{ xor } D(2) \text{ xor } D(3) \text{ xor } D(4) \text{ xor } D(5) \text{ xor } D(6) \text{ xor } D(7));$$

und dient zur Erkennung von Übertragungsfehlern. Zum Zeitpunkt der letzten steigenden Taktflanke muss auf der Datenleitung Eins sein (Stoppbit).

2 Tastencodes

In der Übung sollen die Scan-Codes einer PS/2-Tastatur eingelesen werden. Jede Taste hat einen eigenen Scan-Code (Abbildung 3), den die Tastatur sendet, wenn die Taste gedrückt wird. Bei längerem Drücken wird der Scan-Code mehrfach (etwa aller 100 ms) gesendet. Loslassen einer Taste bewirkt, dass der Code "F0" gefolgt vom Scan-Code gesendet wird.

3 Experiment

Kopieren Sie die Dateien a2_ps2.xise, a2_ps2.vhd und a2_ps2.ucf in ein neues Verzeichnis in ihrem home-Verzeichnis und öffnen Sie das Projekt mit ISE. Die Datei a2_ps2.vhd enthält eine einfache Empfangsschaltung für PS/2-Datenpakete. Sie besteht aus:

- einem Prozess, der das Daten- und das Taktsignal des PS/2-Busses mit einer Frequenz von 100 kHz abtastet
- einem 11-Bit-Schieberegister, das mit dem abgetasteten PS/2-Takt die abgetasteten PS/2-Daten übernimmt.

Die acht empfangenen Datenbits (Scan-Code) werden auf die Leuchtdioden ausgegeben.

- Übersetzen Sie das Projekt
- Programmieren Sie die Versuchsbaugruppe

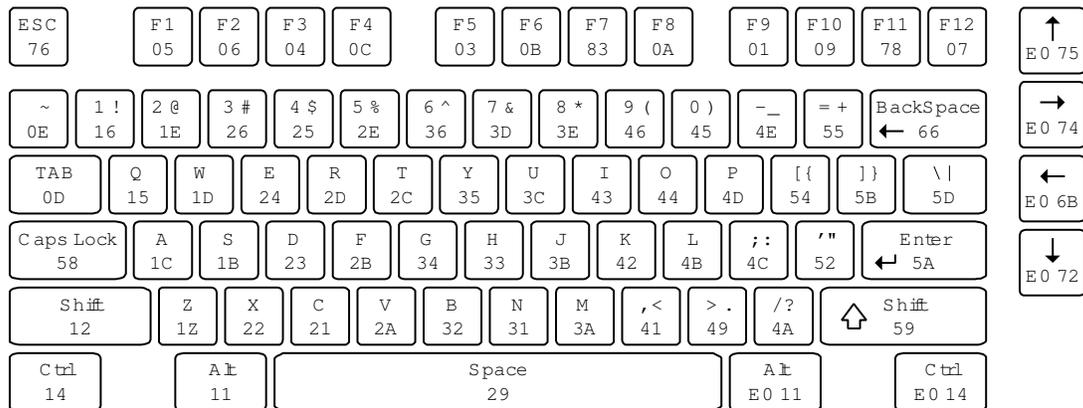


Abbildung 3: PS/2 Tastatur Scan-Codes

- Stecken Sie eine Tastatur an
- Notieren Sie in Tabellenform für 5 verschiedene Tasten den Scan-Code auf dem Abgabebblatt und vergleichen Sie sie mit obiger Abbildung
- Warum wird das Zeichen "F0" (Taste losgelassen) nicht auf den Leuchtdioden angezeigt?

4 Untersuchung der Daten mit dem Logik-Analysator

In der Datei a2_ps2.vhd wird das PS/2-Taktsignal sowie das PS/2-Datensignal auf zwei Pins der Logik-Analysator Ansteckbaugruppe am Stecker A2 geführt (Clock auf Pin "DB0", Data auf Pin "ADR1"). Schließen Sie den Logik-Analysator an diese Pins an und starten Sie eine Messung mit der Datei a2_ps2.xml.

Das Sichtbarmachen der Folge "F0" gefolgt vom Scan-Code beim Loslassen einer Taster erfordert etwas Glück. Passen Sie die Trigger-Bedingung so an, dass die Messung immer erst beim Loslassen der Taste gestartet wird.

5 Schaltung verbessern

Der Nachteil der vorgegebenen einfachen PS/2-Empfangsschaltung ist, dass die Leuchtdioden flackern, wenn neue Daten ankommen. Die Schaltung soll durch einen Automaten ersetzt werden, der nur nach Übertragungsabschluss und nur wenn die Übertragung fehlerfrei erfolgt ist, die Ausgabe an die Leuchtdioden aktualisiert. Vorschlag für die Funktion des Automaten:

- Anfangszustand sei Zustand 0
- Zustand 0: auf eine fallende Flanke auf der PS/2-Datenleitung warten; in Zustand 1 wechseln
- Zustand 1: auf eine fallende Taktflanke warten; den Zustand auf der Datenleitung in ein Signal "Startbit" übernehmen; in Zustand 2 wechseln
- Zustand $i = 2$ bis 9: auf eine fallende Taktflanke warten; den Zustand auf der Datenleitung in ein Signal $Q(i - 2)$ übernehmen; Zustand um Eins erhöhen
- Zustand 10: auf eine fallende Taktflanke warten, den Zustand auf der Datenleitung in ein Signal Parität übernehmen; in Zustand 11 wechseln

- Zustand 11: auf eine fallende Taktflanke warten; den Zustand auf der Datenleitung in ein Signal Stoppbit übernehmen; in Zustand 0 wechseln
 - nur wenn im Zustand 11 Startbit, Stoppbit und Paritätsbit richtig sind, soll zusätzlich Q(7 downto 0) auf Leuchtdioden led(7 downto 0) ausgegeben werden
 - wenn das Start- das Paritäts- oder das Stoppbit nicht richtig sind, soll die Fehler-LED auf der Ampelsteuerung/Zahlenschloss Ansteckbaugruppe am Stecker B1 leuchten (diese muss zu Beginn der nächsten Übertragung wieder aus gehen)

6 Zusatzaufgabe

Erweitern Sie den Automaten so, dass er zusätzlich erkennen kann, ob eine Taste gedrückt oder losgelassen wurde und machen Sie dies kenntlich (z.B. zusätzliche LED auf der Ansteckbaugruppe leuchten lassen). Sie können auch die 7-Segmentanzeige statt den LEDs benutzen.

7 Abnahmekriterien

- Vorfühbare Messung mit dem Logik-Analysator; erklären der Ergebnisse
- Funktionierender Empfangsautomat ohne flackernde LEDs