

Aufgabe 6: Schaltungsentwurf mit BDDs

G. Kemnitz*, TU Clausthal, Institut für Informatik

19. Juli 2007

Zusammenfassung

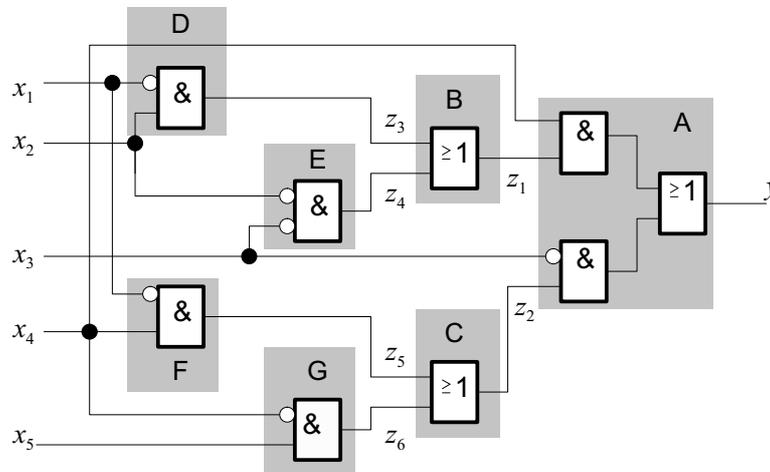
Am Beispiel wird gezeigt, wie eine Schaltung aus logischen Gattern zuerst in ein binäres Entscheidungsdiagramm umgewandelt, das Entscheidungsdiagramm vereinfacht und abschließend in eine Multiplexerschaltung überführt wird. Aufgabe ist, die Gatter- und die Multiplexerschaltung in VHDL zu beschreiben und gleichfalls in VHDL eine Testumgebung zu entwerfen, mit der die Funktion beider Schaltungen auf Gleichheit überprüft werden können.

1 Beispielumformung

Die Funktion;

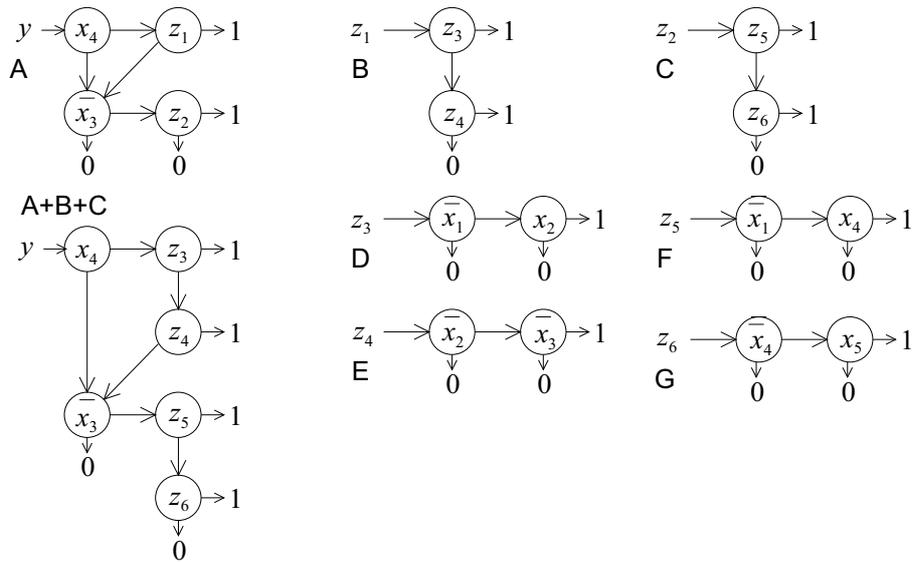
$$y = ((\bar{x}_1 x_2 \vee \bar{x}_2 \bar{x}_3) x_4) \vee (\bar{x}_3 (\bar{x}_1 x_4 \vee \bar{x}_4 x_5))$$

entspricht folgender Gatterschaltung:

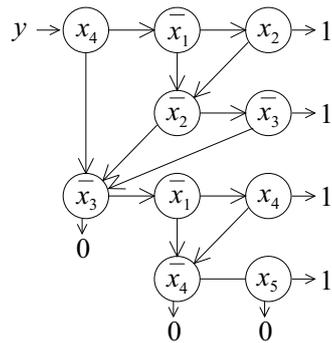


Die Umwandlung der Gatterschaltung in einen BDD erfolgt in Schritten. Zuerst werden Gatter oder Gattergruppen in Teilgraphen übersetzt. Die nachfolgende Abbildung zeigt die Teilgraphen für Einzelgatter bzw. kleine Gattergruppen.

*Tel. 05323/727116

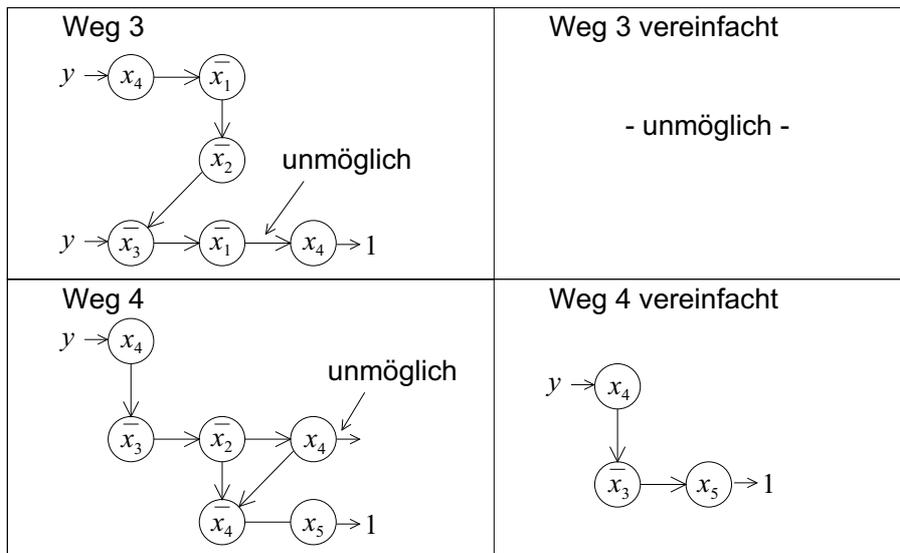


Dann werden die Teilgraphen zu einem Gesamtgraphen zusammengesetzt.

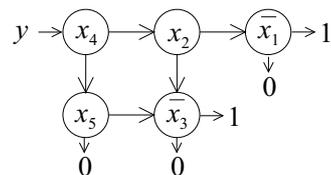


Zur Vereinfachung des Gesamtgraphen kann man den Ansatz wählen, dass der vereinfachte Graph dieselben Abfragewege zu rechten Endpunkten ($y = 1$) haben muss, wie der Ursprungsgraph. Im Beispiel gibt es 4 mögliche Wege, die bei $y = 1$ enden. Jeder dieser Wege kann einzeln vereinfacht werden:

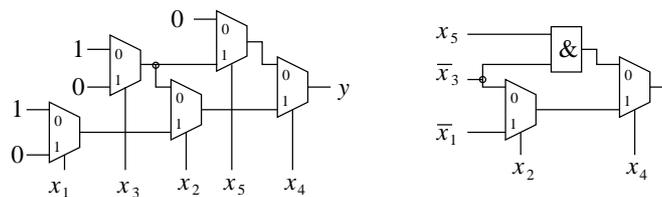
Weg 1 $y \rightarrow x_4 \rightarrow \bar{x}_1 \rightarrow x_2 \rightarrow 1$	
Weg 2 $y \rightarrow x_4 \rightarrow \bar{x}_1 \rightarrow x_2$ $\bar{x}_1 \rightarrow x_2 \rightarrow x_3 \rightarrow 1$	Weg 2 vereinfacht $y \rightarrow x_4 \rightarrow \bar{x}_2 \rightarrow \bar{x}_3 \rightarrow 1$



Abschließend wird die Abfragereihenfolge in den Teilwegen so optimiert, dass die Teilwege sich möglichst viele Abfrageknoten teilen können. Ergebnis ist in diesem Beispiel ein binäres Entscheidungsdiagramm, in dem jede Eingabevariable nur einmal ausgewertet wird.



Ein binäres Entscheidungsdiagramm mit 5 Knoten kann formal in eine Schaltung mit 5 Multiplexern transformiert werden (nachfolgende Abb. links). Multiplexer mit konstanten Pegeln an Eingängen können ihrerseits vereinfacht werden, so dass die Schaltung auch mit 2 Multiplexern und einem UND-Gatter auskommt (nachfolgende Abb. rechts).



Die Schaltung lässt sich natürlich wieder in einen Term umrechnen

$$y = x_4 (x_2 \bar{x}_1 \vee \bar{x}_2 \bar{x}_3) \vee \bar{x}_4 \bar{x}_3 x_5$$

2 Aufgaben

1. Kontrollieren Sie die Transformation der Gatterschaltung in ein BDD und die anschließende Vereinfachung auf mögliche Entwurfsfehler.
2. Entwerfen Sie

- (a) ein VHDL-Modul für die Gatterschaltung
 - (b) ein VHDL-Modul für die Multiplexerschaltung
 - (c) eine Gesamtschaltung, bei der die Eingaben für beide Schaltungen von den Schaltern SW(5 downto 1) bereitgestellt, d der Ausgang der Gatterschaltung auf led(0) und der Ausgang von der Multiplexerschaltung auf led(1) geführt ist.
3. Übersetzen, programmieren und testen Sie die Schaltungen mit allen Variationen der Eingabe (manueller erschöpfender Test).
 4. Ändern Sie den Testrahmen so, dass die Testeingaben nacheinander von einem Automaten bereitgestellt werden, der auf Tastendruck startet und beim ersten Testschritt mit abweichenden Ausgaben anhält. Die Testeingabe und die Ausgänge beider Schaltungen sind auf Leuchtdioden zu führen. (Automatisierter erschöpfender Test.)

3 Aufräumen

- Über Menüpunkt "Project, Cleanup Project Files" automatisch generierte Design-Files löschen.
- Netzteil zur Spannungsversorgung aus der Steckdose ziehen.
- Modelsim und Projektnavigator beenden.